

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 5 月 13 日 (13.05.2004)

PCT

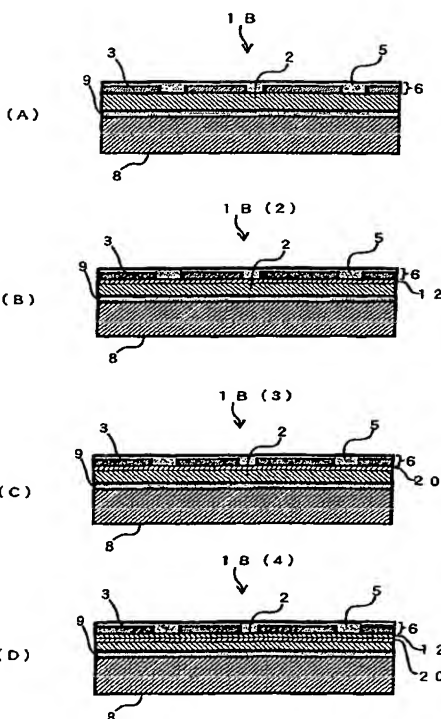
(10) 国際公開番号
WO 2004/040604 A1

- (51) 国際特許分類⁷: H01G 4/12, 4/33, C23C 14/08, B32B 15/04, H05K 3/46
- (21) 国際出願番号: PCT/JP2003/013818
- (22) 国際出願日: 2003 年 10 月 29 日 (29.10.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2002-315894
2002 年 10 月 30 日 (30.10.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 三井金属鉱業株式会社 (MITSUI MINING & SMELTING CO., LTD.) [JP/JP]; 〒141-8584 東京都品川区大崎一丁目 11 番 1 号 Tokyo (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 横田 俊子 (YOKOTA, Toshiko) [JP/JP]; 〒362-0021 埼玉県上尾市原市 1333-2 三井金属鉱業株式会社 総合研究所内 Saitama (JP). 松永 哲広 (MATSUNAGA, Tetsuhiro) [JP/JP]; 〒362-0021 埼玉県上尾市原市 1333-2 三井金属鉱業株式会社 総合研究所内 Saitama (JP). 高橋 進 (TAKAHASHI, Susumu) [JP/JP]; 〒362-0021 埼玉県上尾市原市 1333-2 三井金属鉱業株式会社 総合研究所内 Saitama (JP). 松嶋 英明 (MATSUSHIMA, Hideaki) [JP/JP]; 〒362-0021 埼玉県上尾市原市 1333-2 三井金属鉱業株式会社 総合研究所内 Saitama (JP). 山本 拓也 (YAMAMOTO, Takuya) [JP/JP]; 〒362-0013 埼玉県上尾市鎌倉橋 656-2 三井金属鉱業株式会社 銅箔事業本部 銅箔事業部内 Saitama (JP). 土橋 誠 (DOBASHI, Makoto) [JP/JP]; 〒362-0021 埼玉県上尾市原市 1333-2 三井金属鉱業株式会社 総合研究所内 Saitama (JP).

[続葉有]

(54) Title: COPPER FOIL WITH DIELECTRIC LAYER FOR FORMATION OF CAPACITOR LAYER, COPPER-CLAD LAMINATE FOR FORMATION OF CAPACITOR LAYER USING SUCH COPPER FOIL WITH DIELECTRIC LAYER, AND METHOD FOR PRODUCING SUCH COPPER FOIL WITH DIELECTRIC LAYER FOR FORMATION OF CAPACITOR LAYER

(54) 発明の名称: キャパシタ層形成用の誘電体層付銅箔並びにその誘電体層付銅箔を用いたキャパシタ層形成用の銅張積層板及びそのキャパシタ層形成用の誘電体層付銅箔の製造方法



(57) Abstract: A copper foil with a dielectric layer enables a tremendous improvement in the product yield while taking advantage of capacitance-increasing effect of a thin dielectric layer formed by a sputtering deposition method. A copper foil with a dielectric layer (1A, 1B) comprising a copper foil (2) and a dielectric layer (6) formed on one surface of the copper foil is characterized in that the dielectric layer (6) is an inorganic oxide sputtering film which is formed on the surface of the copper foil (2) by a sputtering deposition method and has a thickness of 1.0 μm or less, and in that a pit defect portion (4) formed in the inorganic oxide sputtering film is filled with a polyimide resin (5). The copper foil with the dielectric layer (1A, 1B) is used for formation of a capacitor layer.

(57) 要約: スパッタリング蒸着法等を用いた薄い誘電体層の持つ電気容量の増大効果を活かしつつ、製品歩留まりを飛躍的に向上させる誘電体層付銅箔等を提供する。銅箔 2 の片面に誘電体層 6 を備える誘電体層付銅箔 1A、1B において、当該誘電体層 6 は、銅箔 2 の片面上にスパッタリング蒸着法で形成した 0.5 μm 厚さ以下の無機酸化物スパッタ膜であり、且つ、当該無機酸化物スパッタ膜に生成したビット状欠陥部 4 をポリイミド樹脂 5 で封孔したことを特徴とするキャパシタ層形成用の誘電体層付銅箔 1A、1B 等を用いる。

BEST AVAILABLE COPY



(74) 代理人: 吉村 勝博 (YOSHIMURA, Katsuhiro); 〒330-0854 埼玉県 さいたま市大宮区桜木町 2 丁目 5-4 大宮 F ビル 吉村国際特許事務所 Saitama (JP).

(81) 指定国 (国内): JP, US.

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

発明の名称

キャパシタ層形成用の誘電体層付銅箔並びにその誘電体層付銅箔を用いたキャパシタ層形成用の銅張積層板及びそのキャパシタ層形成用の誘電体層付銅箔の製造方法

技 術 分 野

キャパシタ層形成用の誘電体層付銅箔並びにその誘電体層付銅箔を用いたキャパシタ層形成用の銅張積層板及びそのキャパシタ層形成用の誘電体層付銅箔の製造方法に関する。

技 術 背 景

近年、プリント配線板、特に多層プリント配線板の内層部分に、銅張積層板を用いて回路形状を形成するのと同様の方法でキャパシタ構造を形成し、これを内蔵キャパシタとして使用することが一般化してきている。多層プリント配線板の内層部分にキャパシタ構造を形成することで、外層面に配していたキャパシタを省略することが可能となり、外層回路の微細化、高密度化が可能となり、表面実装部品数を減少させ、ファインピッチ回路を備えたプリント配線板の製造を容易なものとしてきた。

銅張積層板を用いたキャパシタ構造は、所謂両面の各々の銅箔層とその両銅箔層の間に位置する誘電体層とからなる両面銅張積層板を用いて、その両面の銅箔層を所望の形状のキャパシタ電極にエッチング加工して、両面のキャパシタ電極に誘電体層を挟み込んだ状態のキャパシタ構造を目的位置に形成することにより行われる。

そして、キャパシタは可能な限り大きな電気容量を持つことが基本的な品質として求められる。キャパシタの容量 (C) は、 $C = \epsilon \epsilon_0 (A/d)$ の式 (ϵ_0 は

真空の誘電率)から計算される。従って、キャパシタ容量を増大させるためには、
I. キャパシタ電極の表面積 (A) を大きくする。II. 誘電体層の厚さ (d) を薄くする。
III. 誘電体層の比誘電率 (ϵ) を大きくする。これらのいずれかの手法を採用すればよいことになる。従って、上記 II. の誘電体層の厚さ (d) を薄くするため、誘電体層をスパッタリング蒸着法、気相化学反応法等の所謂乾式法を採用して薄い被膜として形成する方法が採用されてきた。

以上に述べてきた技術背景は、日本国特許の公開公報である特開平 10-27729 号公報、特開 2000-178793 等に開示されている。

しかしながら、スパッタリング蒸着法は、非常に薄い被膜を作製する点においては優れるものの、厚さが薄くなるほど形成された被膜の品質が悪くなる傾向があるのである。即ち、スパッタリング蒸着法で形成した、 $1.0\ \mu\text{m}$ 以下の薄膜は、蒸着時の着地させる成分の被着物への着地が不均一になり、ピット状の欠陥が多く見られるようになるのである。

ここで、このピットの存在により、生じる不具合を具体的に説明する。例えば、下部電極として用いる銅箔の片面にスパッタリング蒸着法で酸化タantalの薄膜を誘電体層として形成し、この誘電体層の上に直接上部電極を形成し、プリント配線板のキャパシタ層形成用の銅張積層板として用いる場合を想定することにする。かかる場合に誘電体層にピット状の欠陥が存在すると、そのピットの存在位置において、下部電極と上部電極とが短絡して、キャパシタとしての機能を果たさなくなり、製品歩留まりを低下させる要因となるのである。

従って、市場では、スパッタリング蒸着法等の乾式法を用いて形成した薄い誘電体層の持つ電気容量の増大効果というメリットを活かしつつ、製品歩留まりを飛躍的に向上させることの出来るキャパシタ層形成用の銅張積層板に用いる構成材及び当該銅張積層板の製造方法が求められてきたのである。

図面の簡単な説明

図 1～図 6 には、本件発明に係る誘電体層付銅箔の断面模式図を示している。

この中で、図 2 及び図 6 は、銅箔の替わりにキャリア箔付銅箔を用いた場合を例示的に示したものである。図 7 ～図 22 の各図には、図 1 ～図 6 に示したそれぞれの誘電体層付銅箔を用いて得られるキャパシタ層形成用の銅張積層板のバリエーションを示した断面模式図である。

発明の概要

そこで、本件発明者等は、鋭意研究の結果、以下に示すようなキャパシタ層形成用の誘電体層付銅箔、その誘電体層付銅箔を用いたキャパシタ層形成用の銅張積層板、及びそのキャパシタ層形成用の誘電体層付銅箔の製造方法に想到したのである。

A. 誘電体層付銅箔

<誘電体層付銅箔の基本的構成>

本件発明に係るキャパシタ層形成用の誘電体層付銅箔の基本的特徴は、「銅箔層の片面に誘電体層を備える誘電体層付銅箔において、当該誘電体層は、銅箔の片面上にスパッタリング蒸着法で形成した $1.0\ \mu\text{m}$ 厚さ以下の無機酸化物スパッタ膜であり、且つ、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で封孔したもの」である。

図 1 に、このキャパシタ層形成用の誘電体層付銅箔 1 A, 1 A' の断面模式図を示している。即ち、図 1 (a) に示したように銅箔 2 の片面側に無機酸化物スパッタ膜 3 を形成すると、そこにピット状欠陥部 4 が生じている。そこで、そのピット状欠陥部 4 をポリイミド樹脂 5 で封孔することで、無機酸化物スパッタ膜 3 とポリイミド樹脂 5 とで構成される誘電体層 6 が構成され、図 1 (b-1) 及び図 1 (b-2) のいずれかの形態の誘電体層付銅箔 1 となるのである。図 1 (b-1) は、無機酸化物スパッタ膜 3 のピット状欠陥部 4 のみをポリイミド樹脂 5 で埋設して封孔したイメージのものであり、図 1 (b-2) は、ポリイミド樹脂 5 が無機酸化物スパッタ 3 のピット状欠陥部 4 を埋設して封孔すると共に、無機酸化物スパッタ膜 3 の表面を薄いポリイミド樹脂層が覆ったイメージのものである。

る。但し、本件明細書において図面中に記載した各層の厚さは、現実の実施品の状態をそのまま反映させたものではなく、説明を分かりやすくするため強調して表示しているのである。また、可能な限り同一の部位を指し示すときは、同じ符号を用いた。

＜誘電体層付銅箔を構成する銅箔＞

一般的銅箔： 本件発明に係るキャパシタ層形成用の誘電体層付銅箔を構成する銅箔に関して説明する。銅箔として用いることが出来るのは、電解法で得られた銅箔、圧延法で得られた銅箔の双方を含む概念として用いている。更に、銅箔に関して言えば、銅箔は粗化处理や防錆処理を全く行っていない所謂未処理銅箔を用いても、誘電体層 6 との密着性を向上させるアンカー効果を得るための微細銅粒を付着させる等の粗化处理及び／又は酸化腐食を防止するための防錆処理を適宜組みあわせた表面処理を施した所謂表面処理銅箔を用いても、何ら問題はないのである。本件明細書における図面中には、何ら表面処理していない未処理銅箔を用いた場合を示しているのである。

キャリア箔付電解銅箔： また、銅箔 2 を薄くする場合には、図 2 (a) に示したようなキャリア箔付銅箔 7 を用いることも可能である。キャリア箔付銅箔 7 はキャリア箔 8 と銅箔 2 とが接合界面層 9 を介して張り合わされた状態のものであり、このキャリア箔付銅箔 7 を用いる場合には、キャリア箔付銅箔 7 の銅箔 2 の表面に、図 2 (b-1) 及び図 2 (b-2) に示したように誘電体層 6 を形成し、キャリア箔 8 を伴った誘電体層付銅箔 1 B, 1 B' とすればよいのである。そして、後述する方法で、誘電体層 6 の表面に上部電極を形成し、その後キャリア箔を除去すればよいのである。

バインダー金属層を備えた銅箔： このバインダー金属層とは、誘電体層と電極形成層との密着性を向上させるために用いるものである。従って、このバインダー金属層 12 は、図 3 から明らかなように、誘電体層 6 と接する形で配置されるものである。そして、誘電層の構成に用いた素材との密着性が最も良好となる材質を適宜選択的に用いることになる。但し、ここに述べたバインダー金属層が厚

くなりすぎると、エッチング加工による除去が困難となり、エッチング残となるため可能な限り薄いものであることが望ましいのである。

このバインダ金属層12は、非常に薄い30nm~0.5μm程度の金属層であれば十分であり、やはりスパッタリング蒸着法等の乾式法を用いて形成することが最も適した製造方法であると考えられる。そして、上部電極形成層と、金属酸化物スパッタ層又はポリイミド樹脂層との密着性を向上させることの可能なバインダ金属層は、コバルト、クロム、ニッケル、ニッケル-クロム合金、ジルコニウム、パラジウム、モリブデン、タングステン、チタン、アルミニウム、白金のいずれかの素材を用いるのである。また、このバインダ金属層12は、接触する層の材質との整合性を考えて、上述したいずれかの素材を複数の層状にして、用いることも可能である。

高融点金属層を備えた銅箔： 更に、銅箔2の誘電体層6との接触面側に、高融点金属層20を設けることも非常に有用となる。図4に高融点金属層20を設けた場合の誘電体層付銅箔の模式断面図を示している。この高融点金属層は、以下に述べる封孔処理に用いるポリイミド樹脂との接触を防止して、銅がポリイミド樹脂内に拡散するのを防止するバリアとして機能して、耐マイグレーション性能を向上させるのである。ここで言う高融点金属層20を構成するには、ニッケル、クロム、モリブデン、白金、チタン、タングステン若しくはこれらの合金を用いることが可能である。

この高融点金属層20は、銅の熱拡散を防止するためのバリアとして機能すればよいのであり、その厚さはバリア機能を果たす最低限の厚さを選択的にもちいればよいのであり、特に限定を要するものではないが、20nm以上の厚さがあれば目的の効果を得られるようである。そして、ここに述べた高融点金属層20の場合も厚くなりすぎると、エッチング加工による負荷が大きくなるため、可能な限り薄いものであることが望ましいため、30nm以下の厚さを採用することが好ましいのである。ここで、高融点金属層と前述のバインダー金属層とを構成するのに用いる成分が類似するものとなっているが、その厚さが異なり、目的とする機能も異なるのである。即ち、バインダー金属層は、バリア及び密着性を向上させるための中間層として機能する場合もあるが、高融点金属層は単にバリア

層として機能する点が異なるのである。

高融点金属層とバインダー金属層とを備えた銅箔： 高融点金属層及びバインダー金属層の果たす役割は、上述のとおりである。従って、図5に示すように高融点金属層とバインダー金属層とを同時に備える銅箔を用いることも可能となる。係る場合には、高融点金属層を構成する成分とバインダー金属層を構成する成分とは、異なる成分を採用するのが原則である。そして、バインダー金属層の果たすバリア機能が十分でない場合に、高融点金属層が必要になると言えるのである。

<誘電体層を構成する成分>

誘電体層を構成する無機酸化物スパッタ膜3は、酸化アルミニウム、酸化タンタル、チタン酸バリウム of のいずれか1種若しくは2種以上を用いる事が望ましいのである。無機酸化物スパッタ膜3は、誘電体として使用可能な金属酸化物を用いれば、特に限定を要するものではないが、スパッタリング蒸着法を用いる場合の膜厚の均一性、取扱いの容易さを考慮すれば、酸化アルミニウム、酸化タンタル、チタン酸バリウムのいずれか1種若しくは2種以上を用いて形成することが好ましいのである。この無機酸化物スパッタ膜3が誘電体層6を構成するため、この無機酸化物スパッタ膜3の厚さが誘電体層6の厚さを左右し、最終的なキャパシタの電気容量を決めることにもなる。従って、その厚さは薄いほど望ましいのであるが、現実には0.1 μm 以上の厚さとしなければ、無機酸化物スパッタ膜3のピット状欠陥部4が極めて多くなり、膜厚の均一性が良好とは言えないのである。更に、ここで用いるスパッタリング蒸着法に用いる諸条件である真空度、ターゲット配置、スパッタイオン種、クリーニングスパッタの有無等は、装置の特性を考慮して、任意に定めればよく、特に限定を要すべき事項ではない。

そして、無機酸化物スパッタ膜3の厚さは、1.0 μm 以下の場合を対象としている。1.0 μm 以下の無機酸化物スパッタ膜の場合に、ピット状欠陥部4が生じやすくなるためである。即ち、1.0 μm を超えた厚さとなると、ポリイミド樹脂での封孔を要するレベルのピット状欠陥部4が生じにくくなるのである。

更に、ピット状欠陥部4の封孔処理に用いるポリイミド樹脂は、ポリイミド樹脂成分のみで構成したものでも、ポリイミド樹脂成分中に誘電体フィラーを分散

させたものを用いても構わないのである。誘電体フィラーを含有させる事で、誘電体層 6 の誘電率を高く、キャパシタとしての電気容量を大きくすることが可能となるのである。この誘電体フィラーに関しては、以下の製造方法において詳説する事にする。

<誘電体層付銅箔のバリエーション>

バリエーション I : 一般的な銅箔を用いた場合に製造されるものであり、銅箔の表面と直接接触するように誘電体層を設けた誘電体層付銅箔であり、図 1 に示すような、銅箔層／誘電体層の 2 層構成の誘電体層付銅箔 1 A, 1 A' である。

バリエーション II : 銅箔の表面にバインダー金属層を設け、そのバインダー金属層の表面に誘電体層を設けた誘電体層付銅箔であり、図 3 に示すような、銅箔層／バインダー金属層／誘電体層の 3 層構成の誘電体層付銅箔 1 C, 1 C' である。

バリエーション III : 銅箔の表面に高融点金属層を設け、その高融点金属層の表面に誘電体層を設けた誘電体層付銅箔であり、図 4 に示すような、銅箔層／高融点金属層／誘電体層の 3 層構成の誘電体層付銅箔 1 D, 1 D' である。

バリエーション IV : 銅箔の表面に高融点金属層及びバインダー金属層を設け、そのバインダー金属層の表面に誘電体層を設けた誘電体層付銅箔であり、図 5 に示すような、銅箔層／高融点金属層／バインダー金属層／誘電体層の 4 層構成の誘電体層付銅箔 1 E, 1 E' である。

バリエーション V : 上記銅箔の代わりにキャリア箔付銅箔を用いて、その銅箔の表面に誘電体層を備えた図 2 に示した誘電体層付銅箔 1 B, 1 B' である。この誘電体層付銅箔は、キャリア箔を備えているものの、銅箔層 2 と誘電体層 6 との間に高融点金属層 2 0 やバインダー金属層 1 2 を設けることも可能であり、図 6 に例示したような各種バリエーションを採用する事が可能となる。

B. 誘電体層付銅箔の製造方法

本件発明に係る誘電体層付銅箔の製造方法は、基本的に、以下の I. 及び II.

の工程を経るのである。即ち、I. 銅箔の片面にスパッタリング蒸着法を用いて、
1. $0\text{ }\mu\text{m}$ 厚さ以下の無機酸化物スパッタ膜を形成する。II. そして、ポリイミド樹脂の電着塗装法により、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で埋設し封孔するのである。

銅箔に関する製造方法： ここで用いる銅箔に関しては、上述のように特に製造方法、粗化処理の有無等の限定を伴わないものであるが、図3に示したバインダー金属層12を備えた誘電体層付銅箔1C、1C'、図4に示した高融点金属層20を備えた誘電体層付銅箔1D、1D'、図5に示した高融点金属層20及びバインダー金属層12を備えた誘電体層付銅箔1E、1E'を用いる場合には、この段階で銅箔の表面に高融点金属層やバインダー金属層を形成しておく必要がある。この高融点金属層及びバインダー金属層の形成は、構成成分に応じて湿式の電解法及び無電解法、乾式の蒸着、スパッタリング、イオンプレーティング、CVD等を採用することができる。これらの薄膜形成法を任意に選択して、均一な厚さの被膜を銅箔表面に形成するのである。また、上述の薄膜形成法において、特に製造条件を考慮する必要もなく、ここでの各薄膜形成法に対する説明は不要と考える。

誘電体層を構成する無機酸化物スパッタ膜の形成方法： 次に、銅箔の表面に無機酸化物スパッタ膜を形成する場合のスパッタリング蒸着法に関しても、定法に従って条件調整を行い実施すればよいのであるから、特に説明を要するものではないと考える。従って、以下ではポリイミド樹脂の電着塗装法に関して説明する。ポリイミド樹脂の電着塗装法は、無機酸化物スパッタ膜のピット状欠陥部の複雑で微細な凹部形状への埋設（封孔）を確実に行え、しかもポリイミド樹脂の電着塗装被膜自体が均一でピンホール等の欠陥のない被膜となるのである。

封孔に用いるポリイミド樹脂及び封孔方法： 本件発明においては、封孔処理に電着ポリイミド法を用いることが好ましい。この電着ポリイミド法に用いるポリイミド樹脂は、溶剤に殆ど溶解しないため、その前駆体であるポリアミド酸の

状態で、電着塗装を行い、高温加熱することで脱水環化してポリイミド膜を形成するものであった。ところが、ポリアミド酸が分解しやすく不安定であるという欠点があった。そこで、本件発明では、ペンダントカルボキシル基含有溶剤可溶性のマルチブロックポリイミドを用いたアニオン電着塗装用組成等のポリイミド電着液を用いて行うことが好ましいのである。従って、このような種類のポリイミド電着液は、市場に於いて調達することが可能であり、市販のポリイミド電着液にも非常に優れた性能を備えたものがある。

当該ポリイミド電着液を用いて無機酸化物スパッタ膜上にポリイミド被膜を形成しようとする場合、無機酸化物スパッタ膜の種類によっては、電着性が異なる。従って、ポリイミド被膜を形成する被覆体である無機酸化物スパッタ膜の種類によって、ポリイミド電着液の調製を必要とするものである。一般的に、無機酸化物スパッタ膜上に電着塗装法でポリイミド被膜を形成しようとする場合、図1(b-1)等に応示するように無機酸化物スパッタ膜のピット状欠陥部の埋設のみを行おうとすると、ポリイミド電着液中のマルチブロックポリイミドのコロイド粒子の粒子径が細かい程、埋設性能には優れると考えられ、溶剤量を増量する等してコロイド粒子の微細化を図る必要がある。ところが、図1(b-2)等に応示ように、無機酸化物スパッタ膜のピット状欠陥部の埋設及び均一被膜を形成する場合には、埋設という作用と均一な被膜形成という作用を同時に達成する必要があるため、ポリイミド電着液中のマルチブロックポリイミドのコロイド粒子の粒子径が適度なものでなければならない。また、マルチブロックポリイミドのコロイド粒子の粒子径と形成できる被膜厚さとも密接な関係が存在するものである。従って、これらのことを考慮して、図1(b-2)等に応示した誘電体層付銅箔1A', 1B', 1C', 1D', 1E'を製造する場合には、ポリイミド電着液中のコロイド粒子の径は、最終的に目的とするポリイミド被膜厚さ、均一電着性、埋設性との均衡を保てる適正領域に調整する必要があるのである。

そして、ポリイミド樹脂の電着塗装法は、ポリイミド電着液中に誘電体フィラーを含有させた誘電体フィラー含有ポリイミド電着液を用いることも可能である。図1(b-1)等に応示した誘電体層付銅箔1A, 1B, 1C, 1D, 1Eの

場合には、必ずしもピット状欠陥部に誘電体フィラーが侵入して存在する必要はなく、特にポリイミド樹脂が薄層状となる図1～図3の各(b-2)に示した誘電体層付銅箔1A', 1B', 1C', 1D', 1E'の場合に有効である。

ポリイミド樹脂に含有させる誘電体フィラー： このときに用いる誘電体フィラーには、「平均粒径 D_{1A} が $0.05 \sim 1.0 \mu m$ であって、レーザー回折散乱式粒度分布測定法による質量累積粒径 D_{50} が $0.1 \sim 2.0 \mu m$ であり、且つ、質量累積粒径 D_{50} と画像解析により得られる平均粒径 D_{1A} とを用いて D_{50}/D_{1A} で表される凝集度の値が4.5以下である略球形の形状をしたペロブスカイト構造を持つ誘電体粉末」を用いる事が好ましいのである。

本来であれば、本件発明の場合、このポリイミド電解液中に分散混合させる誘電体フィラーの分散性までを考慮して、ポリイミド電解液の溶液性状を決定すべきと言える。ところが、現在の技術レベルで、均一で欠陥のない良好なポリイミド被膜を形成できるマルチブロックポリイミドを含んだポリイミド電着液の種類には限界があり、その組成の調製範囲にも限界があるのである。

そこで、本件発明者等は、誘電体フィラーの粉体性状を改善することで、ポリイミド電着液中への誘電体フィラー粉体の良好な分散性を確保することとしたのである。本件発明で用いる誘電体フィラーは、誘電体フィラー含有ポリイミド被膜中に分散して存在させるものであり、最終的にキャパシタの誘電体層として機能し、キャパシタ形状に加工したときのキャパシタの電気容量を増大させるために用いるのである。この誘電体フィラーには、 $BaTiO_3$ 、 $SrTiO_3$ 、 $Pb(Zr-Ti)O_3$ (通称PZT)、 $PbLaTiO_3 \cdot PbLaZrO$ (通称PLZT)、 $SrBi_2Ta_2O_9$ (通称SBT)等のペロブスカイト構造を持つ複合酸化物の誘電体粉を用いるのである。

そして、この誘電体フィラーの粉体特性は、まず粒径が $0.05 \sim 1.0 \mu m$ の範囲のものである必要がある。ここで言う粒径は、粉粒同士がある一定の2次凝集状態を形成しているため、レーザー回折散乱式粒度分布測定法やBET法等の測定値から平均粒径を推測するような間接測定では精度が劣るものとなるため用いることができず、誘電体フィラーを走査型電子顕微鏡(SEM)で直接観察

し、そのSEM像を画像解析し得られる平均粒径を言うものである。本件明細書ではこの時の粒径を D_{1A} と表示している。なお、本件明細書における走査型電子顕微鏡（SEM）を用いて観察される誘電体フィラーの粉体の画像解析は、旭エンジニアリング株式会社製のIP-1000PCを用いて、円度しきい値10、重なり度20として円形粒子解析を行い、平均粒径 D_{1A} を求めたものである。

更に、レーザー回折散乱式粒度分布測定法による質量累積粒径 D_{50} が $0.1 \sim 2.0 \mu m$ であり、且つ、質量累積粒径 D_{50} と画像解析により得られる平均粒径 D_{1A} とを用いて D_{50}/D_{1A} で表される凝集度の値が4.5以下である略球形の形状をしたペロブスカイト構造を持つ誘電体粉末であることが求められる。

レーザー回折散乱式粒度分布測定法による質量累積粒径 D_{50} とは、レーザー回折散乱式粒度分布測定法を用いて得られる質量累積50%における粒径のことであり、この質量累積粒径 D_{50} の値が小さいほど、誘電体フィラー粉の粒径分布の中で微細な粉粒の占める割合が多いことになる。本件発明では、この値が $0.1 \mu m \sim 2.0 \mu m$ であることが求められる。即ち、質量累積粒径 D_{50} の値が $0.1 \mu m$ 未満の場合には、どのような製造方法を採用した誘電体フィラー粉であれ、凝集の進行が著しく以下に述べる凝集度を満足するものとはならないのである。一方、質量累積粒径 D_{50} の値が $1.0 \mu m$ を越える場合には、本件発明の目的とするところであるプリント配線板の内蔵キャパシタ層形成用の誘電体フィラーとしての使用が不可能となるのである。即ち、内蔵キャパシタ層を形成するのに用いる両面銅張積層板の誘電体層は、通常 $10 \mu m \sim 25 \mu m$ の厚さのものであり、ここに誘電体フィラーを均一に分散させるためには $2.0 \mu m$ が上限となるのである。

本件発明における質量累積粒径 D_{50} の測定は、誘電体フィラー粉をメチルエチルケトンに混合分散させ、この溶液をレーザー回折散乱式粒度分布測定装置 Micro Trac HRA 9320-X100型（日機装株式会社製）の循環器に投入して測定を行った。

ここで凝集度という概念を用いているが、以下のような理由から採用したものである。即ち、レーザー回折散乱式粒度分布測定法を用いて得られる質量累積粒径 D_{50} の値は、真に粉粒の一つ一つの径を直接観察したものではないと考えられ

る。殆どの誘電体粉を構成する粉粒は、個々の粒子が完全に分離した、いわゆる単分散粉ではなく、複数個の粉粒が凝集して集合した状態になっているからである。レーザー回折散乱式粒度分布測定法は、凝集した粉粒を一個の粒子（凝集粒子）として捉えて、質量累積粒径を算出していると言えるからである。

これに対して、走査型電子顕微鏡を用いて観察される誘電体粉の観察像を画像処理することにより得られる平均粒径 D_{IA} は、SEM観察像から直接得るものであるため、一次粒子が確実に捉えられることになり、反面には粉粒の凝集状態の存在を全く反映させていないことになる。

以上のように考えると、本件発明者等は、レーザー回折散乱式粒度分布測定法の質量累積粒径 D_{50} と画像解析により得られる平均粒径 D_{IA} とを用いて、 D_{50}/D_{IA} で算出される値を凝集度として捉えることとしたのである。即ち、同一ロットの銅粉において D_{50} と D_{IA} との値が同一精度で測定できるものと仮定して、上述した理論で考えると、凝集状態のあることを測定値に反映させる D_{50} の値は、 D_{IA} の値よりも大きな値になると考えられる（現実の測定に置いても、同様の結果が得られる）。

このとき、 D_{50} の値は、誘電体フィラー粉の粉粒の凝集状態が全くなるとすれば、限りなく D_{IA} の値に近づいてゆき、凝集度である D_{50}/D_{IA} の値は、1に近づくことになる。凝集度が1となった段階で、粉粒の凝集状態が全く無くなった単分散粉と言えるのである。但し、現実には、凝集度が1未満の値を示す場合もある。理論的に考え真球の場合には、1未満の値にはならないのであるが、現実には、粉粒が真球ではないために1未満の凝集度の値が得られることになるようである。

本件発明では、この誘電体フィラー粉の凝集度が4.5以下であることが求められる。この凝集度が4.5を越えると、誘電体フィラーの粉粒同士の凝集レベルが高くなりすぎて、上述したポリイミド電着液との均一混合が困難となるのである。

誘電体フィラー粉の製造方法として、アルコキシド法、水熱合成法、オキサレート法等のいずれの製造方法を採用しても、一定の凝集状態が不可避免的に形成されるため、上述の凝集度を満足しない誘電体フィラー粉が発生し得るものである。

特に、湿式法である水熱合成法の場合には、凝集状態の形成が起こりやすい傾向にある。そこで、この凝集した状態の粉体を、一粒一粒の粉粒に分離する解粒処理を行うことで、誘電体フィラー粉の凝集状態を、上述の凝集度の範囲とすることが可能なのである。

単に解粒作業を行うことを目的とするのであれば、解粒の行える手段として、高エネルギーボールミル、高速導体衝突式気流型粉碎機、衝撃式粉碎機、ゲージミル、媒体攪拌型ミル、高水圧式粉碎装置等種々の物を用いることが可能である。ところが、誘電体フィラー粉とポリイミド電着液との混合性及び分散性を確保するためには、以下に述べる誘電体フィラー含有ポリイミド電着液としての粘度低減を考えるべきである。誘電体フィラー含有ポリイミド電着液の粘度の低減を図る上では、誘電体フィラーの粉粒の比表面積が小さく、滑らかなものとするのが求められる。従って、解粒は可能であっても、解粒時に粉粒の表面に損傷を与え、その比表面積を増加させるような解粒手法であってはならないのである。

このような認識に基づいて、本件発明者等が鋭意研究した結果、二つの手法が有効であることが見いだされた。この二つの方法に共通することは、誘電体フィラーの粉体の粉粒が装置の内壁部、攪拌羽根、粉碎媒体等の部分と接触することを最小限に抑制し、凝集した粉粒同士の相互衝突を行わせることで、解粒が十分可能な方法という点である。即ち、装置の内壁部、攪拌羽根、粉碎媒体等の部分と接触することは粉粒の表面を傷つけ、表面粗さを増大させ、真球度を劣化させることにつながり、これを防止するのである。そして、十分な粉粒同士の衝突を起こさせることで、凝集状態にある粉粒を解粒し、同時に、粉粒同士の衝突による粉粒表面の平滑化の可能な手法を採用できるのである。

その一つは、凝集状態にある誘電体フィラー粉を、ジェットミルを利用して解粒処理するのである。ここで言う「ジェットミル」とは、エアの高速気流を用いて、この気流中に誘電体フィラー粉を入れ、この高速気流中で粉粒同士を相互に衝突させ、解粒作業を行うのである。

また、凝集状態にある誘電体フィラー粉を、そのストイキオメトリを崩すことのない溶媒中に分散させたスラリーを、遠心力を利用した流体ミルを用いて解粒処理するのである。ここで言う「遠心力を利用した流体ミル」を用いることで、

当該スラリーを円周軌道を描くように高速でフローさせ、このときに発生する遠心力により凝集した粉粒同士を溶媒中で相互に衝突させ、解粒作業を行うのである。このようにすることで、解粒作業の終了したスラリーを洗浄、濾過、乾燥することで解粒作業の終了した誘電体フィラー粉が得られることになるのである。以上に述べた方法で、凝集度の調整及び誘電体フィラー粉の粉体表面の平滑化を図ることができるのである。

更に、誘電体フィラーの粉粒の分散手法として、湿式分散機的一种である高速旋回薄膜法を採用することも好ましいのである。この高速旋回薄膜法に関して簡単に説明する。この方法に用いる装置は、円筒状攪拌槽の内部に内壁と略同等の径の攪拌羽根を備えた攪拌装置であり、その攪拌槽底部に原料スラリー（本件発明では「誘電体フィラーを分散させた溶媒」）を注入し、攪拌羽根を高速回転させることでサイクロン流を作りだし、原料スラリーが旋回運動を始め、原料スラリーが攪拌槽の内壁面に沿って旋回薄膜を形成するものである。この旋回薄膜は、遠心力による加速度で大きな力を受けて容器内壁に押しつけられることで、誘電体フィラーの粉粒が容器の内壁面を転がり、凝集した粉粒の表面から解れるようにして分散処理が可能となるのである。係る場合には、粉粒と内壁面とが衝突するのではなく、転がりながら接触するため、粉粒表面の損傷は起こりにくく粉粒の比表面積を増加させるものとはならず、むしろ粉粒の表面平滑化効果が期待できるのである。

この高速旋回薄膜法を用いることによる効果は、誘電体フィラーの粉粒の凝集状態を解消する分散効果、当該誘電体フィラーの粒度分布をシャープにする効果及び通常の攪拌分散法を採用した場合に多く見られる再凝集が起こりにくくなるのである。以上のようにして、誘電体フィラーの分散性を高めることが可能となるのである。

以上述べてきたポリイミド電着液と誘電体フィラーとを混合して、誘電体フィラー含有ポリイミド電着液とするのである。このときの、ポリイミド電着液と誘電体フィラーとの配合割合は、請求項に記載したように、誘電体フィラー含有ポリイミド電着液中の誘電体フィラーの含有量が、75wt%～90wt%であることが望ましい。

誘電体フィラーの含有量が、75wt%未満の場合には、キャパシタを構成したときの誘電率の向上効果を得ることができず、誘電体フィラーの含有量が90wt%を超えると、形成する誘電体フィラーを含有させたポリイミド被膜（以下、「誘電体フィラー含有ポリイミド被膜」と称する。）中のポリイミド樹脂の含有率が低くなりすぎて、誘電体フィラー含有ポリイミド被膜自体が脆くなり、誘電体層の強度が低下することになるのである。

そして、この誘電体フィラーとしては、現段階において、粉体としての製造精度を考慮すると、ペブロスカイト構造を持つ複合酸化物の内、チタン酸バリウムを用いることが好ましい。このときの誘電体フィラーには、仮焼したチタン酸バリウム又は未仮焼のチタン酸バリウムのいずれをも用いることが出来る。高い誘電率を得ようとする場合には仮焼したチタン酸バリウムを用いることが好ましいのであるが、キャパシタの設計品質に応じて選択使用すればよいものである。

更に、チタン酸バリウムの誘電体フィラーが、立方晶の結晶構造を持つものであることが最も好ましい。チタン酸バリウムのもつ結晶構造には、立方晶と正方晶とが存在するが、立方晶の構造を持つチタン酸バリウムの誘電体フィラーの方が、正方晶の構造のみを持つチタン酸バリウムの誘電体フィラーを用いた場合に比べて、最終的に得られる誘電体層の誘電率の値が安定化するのである。従って、少なくとも、立方晶と正方晶との双方の結晶構造を併有したチタン酸バリウム粉を用いる必要があると言えるのである。

以上に説明してきた誘電体フィラー含有ポリイミド電着液を用いて、金属酸化物スパッタ膜の表面に電着塗装法で誘電体フィラー含有ポリイミド被膜を形成することで、その誘電体フィラー含有ポリイミド被膜の中では誘電体フィラーが偏在することなく均一に分散しており、且つ、誘電体フィラー含有ポリイミド被膜自体も滑らかな表面と均一な膜厚を持ち、欠陥のないものとなるのである。

C. キャパシタ層形成用の銅張積層板

<キャパシタ層形成用の銅張積層板の基本的構成>

本件発明に係るキャパシタ層形成用の銅張積層板は、上述した本件発明に係る

誘電体層付銅箔の銅箔層を下部電極形成層として用い、誘電体層上に上部電極形成層を備えることを特徴とした下部電極形成層／誘電体層／上部電極形成層の３層構成を基本層構成とした銅張積層板のことである。この基本層構成を持つ銅張積層板 10A, 10A' の模式断面を図 7 に示している。ここで、銅張積層板という用語を用いたのは、少なくとも一面には銅箔を用いた銅層が存在しているからであり、上部電極形成層 11 は必ずしも銅で形成した層である必要は無いのである。

この上部電極形成層 11 は、銅、アルミニウム、銀、金のいずれかの成分を用いたものであることが好ましい。他の金属材を用いることも考えられるが、現段階において、図 1 (b-1) 及び図 1 (b-2) の形態を考慮するに、上部電極形成層 11 は、金属酸化物スパッタ層とポリイミド樹脂層との双方と密着性に優れた金属材を選択使用することが望ましく、これらの要求に合致し電気的特性に優れたものとして銅、アルミニウム、銀、金が優れているのである。

この上部電極形成層 11 は、銅に関しては無電解メッキ法、銅箔を張り合わせる方法を採用することも可能であるが、いずれの金属材を用いるかを問わず、スパッタリング蒸着法を用いて乾式で製造することが、誘電体層の厚さを均一に維持するという観点から好ましいのである。

そして、誘電体層付銅箔に関する上述の説明にあった、高融点金属層とバインダー金属層とを、上部電極形成層 11 と誘電体層 6 との間に設けることも可能となる。従って、本件発明に係るキャパシタ層形成用の銅張積層板は、以下に述べるようなバリエーションを備えるのである。なお、高融点金属層とバインダー金属層とに関する説明及び機能等は、上述の誘電体層付銅箔のところで説明したと同様であるため、重複した記載を避けるため、以下での説明は省略する。

<キャパシタ層形成用の銅張積層板のバリエーション>

バリエーション 1 : 下部電極として用いる銅箔の表面と直接接触するように誘電体層を設けた誘電体層付銅箔を用いて、図 7 に示すような、下部電極形成層／誘電体層／上部電極形成層の 3 層構成をもつキャパシタ層形成用の銅張積層板 10A, 10A' としたものである。

バリエーション 2 : 下部電極として用いる銅箔の表面と直接接触するように誘電体層を設けた誘電体層付銅箔を用いて、図 8 に示すような、下部電極形成層／誘電体層／バインダー金属層／上部電極形成層の 4 層構成をもつキャパシタ層形成用の銅張積層板 10 B, 10 B' としたものである。

バリエーション 3 : 下部電極として用いる銅箔の表面と直接接触するように誘電体層を設けた誘電体層付銅箔を用いて、図 9 に示すような、下部電極形成層／誘電体層／高融点金属層／上部電極形成層の 4 層構成をもつキャパシタ層形成用の銅張積層板 10 C, 10 C' としたものである。

バリエーション 4 : 下部電極として用いる銅箔の表面と直接接触するように誘電体層を設けた誘電体層付銅箔を用いて、図 10 に示すような、下部電極形成層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の 5 層構成をもつキャパシタ層形成用の銅張積層板 10 D, 10 D' としたものである。

バリエーション 5 : 下部電極として用いる銅箔と誘電体層との間にバインダー金属層を設けた誘電体層付銅箔を用いて、図 11 に示すような、下部電極形成層／バインダー金属層／誘電体層／上部電極形成層の 4 層構成をもつキャパシタ層形成用の銅張積層板 10 E, 10 E' としたものである。

バリエーション 6 : 下部電極として用いる銅箔と誘電体層との間にバインダー金属層を設けた誘電体層付銅箔を用いて、図 12 に示すような、下部電極形成層／バインダー金属層／誘電体層／バインダー金属層／上部電極形成層の 5 層構成をもつキャパシタ層形成用の銅張積層板 10 F, 10 F' としたものである。

バリエーション 7 : 下部電極として用いる銅箔と誘電体層との間にバインダー金属層を設けた誘電体層付銅箔を用いて、図 13 に示すような、下部電極形成層／バインダー金属層／誘電体層／高融点金属層／上部電極形成層の 5 層構成をもつキャパシタ層形成用の銅張積層板 10 G, 10 G' としたものである。

バリエーション 8 : 下部電極として用いる銅箔と誘電体層との間にバインダー金属層を設けた誘電体層付銅箔を用いて、図 14 に示すような、下部電極形成層／バインダー金属層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の 6 層構成をもつキャパシタ層形成用の銅張積層板 10 H, 10 H' としたものである。

バリエーション 9 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層を設けた誘電体層付銅箔を用いて、図 15 に示すような、下部電極形成層／高融点金属層／誘電体層／上部電極形成層の 4 層構成をもつキャパシタ層形成用の銅張積層板 10 i, 10 i' としたものである。

バリエーション 10 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層を設けた誘電体層付銅箔を用いて、図 16 に示すような、下部電極形成層／高融点金属層／誘電体層／バインダー金属層／上部電極形成層の 5 層構成をもつキャパシタ層形成用の銅張積層板 10 J, 10 J' としたものである。

バリエーション 11 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層を設けた誘電体層付銅箔を用いて、図 17 に示すような、下部電極形成層／高融点金属層／誘電体層／高融点金属層／上部電極形成層の 5 層構成をもつキャパシタ層形成用の銅張積層板 10 K, 10 K' としたものである。

バリエーション 12 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層を設けた誘電体層付銅箔を用いて、図 18 に示すような、下部電極形成層／高融点金属層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の 6 層構成をもつキャパシタ層形成用の銅張積層板 10 L, 10 L' としたものである。

バリエーション 13 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層及びバインダー金属層を設けた誘電体層付銅箔を用いて、図 19 に示すような、下部電極形成層／高融点金属層／バインダー金属層／誘電体層／上部電極形成層の 5 層構成をもつキャパシタ層形成用の銅張積層板 10 M, 10 M' としたものである。

バリエーション 14 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層及びバインダー金属層を設けた誘電体層付銅箔を用いて、図 20 に示すような、下部電極形成層／高融点金属層／バインダー金属層／誘電体層／バインダー金属層／上部電極形成層の 6 層構成をもつキャパシタ層形成用の銅張積層板 10 N, 10 N' としたものである。

バリエーション 15 : 下部電極として用いる銅箔と誘電体層との間に高融点金属層及びバインダー金属層を設けた誘電体層付銅箔を用いて、図 21 に示すよう

な、下部電極形成層／高融点金属層／バインダー金属層／誘電体層／高融点金属層／上部電極形成層の6層構成をもつキャパシタ層形成用の銅張積層板10P, 10P'としたものである。

バリエーション16： 下部電極として用いる銅箔と誘電体層との間に高融点金属層及びバインダー金属層を設けた誘電体層付銅箔を用いて、図22に示すような、下部電極形成層／高融点金属層／バインダー金属層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の7層構成をもつキャパシタ層形成用の銅張積層板10Q, 10Q'としたものである。

以上に述べてきた各バリエーションの内、いずれのバリエーションを採用するかは、キャパシタ層形成用の銅張積層板を用いて得られる最終的なプリント配線板の用途、使用環境等を考慮して、任意に定めるのである。

D. 本件発明の効果

本件発明に係る誘電体層付銅箔は、誘電層の構成に高誘電率の金属酸化物スパッタ膜を用いても、当該スパッタ膜に生ずるピット状欠陥部ポリイミド樹脂によって埋設しているため、この誘電体層付銅箔を用いて得られるキャパシタ回路の上部電極と下部電極との短絡を完全に防止できるものとなる。また、ポリイミド樹脂被膜が金属酸化物スパッタ膜を被覆している場合には、誘電体層を構成する金属酸化物スパッタ膜の損傷を防止することが可能となる。

従って、この誘電体層付銅箔を用いて製造したキャパシタ層形成用の銅張積層板は、誘電体層が薄く均一な厚さを持ち、下部電極と上部電極との短絡の発生を有効に防止できるのである。従って、高い誘電率を持ち、キャパシタとしての静電容量の向上が図れることになり、欠陥も少ないことからキャパシタ回路を形成した際の品質安定性が著しく向上することになるのである。また、上述の高融点金属層の存在する場合には耐マイグレーション性に優れ、バインダー金属層が存在することで誘電体層と電極形成層との密着性を改善するものとなるのである。

発明の実施の形態

以下に、プリント配線板のキャパシタ層形成用の銅張積層板の製造を通して、本件発明を説明する。

[実施例 1]

本実施例においては、以下に示した製造フローに従い図 1 (b-2) に示した誘電体層付銅箔 1 A' を製造し、それを用いて図 7 (b) に示すキャパシタ層形成用の銅張積層板 10 A' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ $18 \mu\text{m}$ の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

まず、 $70\text{mm} \times 70\text{mm}$ サイズの銅箔の表面を 2 N 硫酸溶液 (室温) で酸洗処理して、汚染物及び余分な酸化物を除去し、乾燥させた。そして、酸洗処理の終了した銅箔を、スパッタリング蒸着装置 (CFS-12P-100) のチャンバー内に入れた。スパッタリング条件は、チャンバー内を到達真空度 $1.2 \times 10^{-3} \text{Pa}$ として、イオンガンにアルゴンガスを $87 \text{cm}^3/\text{min}$ の流量で供給するように設定した。そして、最初に酸洗処理の終了した銅箔の表面を、アルゴンイオンで逆スパッタすることによりクリーニングした。この逆スパッタ条件は、逆スパッタ電力 1000W 、逆スパッタ時間 10min とした。

銅箔の表面の逆スパッタが終了すると、スパッタリング蒸着装置のチャンバー内に、酸素ガスを $29 \text{cm}^3/\text{min}$ の流量でスローリークして、ターゲットにタンタルターゲットを用い、スパッタ電力 1500W で、プレススパッタ時間 8min 、スパッタ時間 749.6min とした、銅箔の表面に約 $1.0 \mu\text{m}$ 厚さの無機酸化物スパッタ膜としての酸化タンタル被膜を形成した。

以上のようにして、片面に酸化タンタル被膜を形成した銅箔を、スパッタリング蒸着装置のチャンバーから取り出し、酸化タンタル被膜のピット状欠陥部のポリイミド樹脂による封孔処理を行った。

この封孔処理に用いる電着塗装法ではポリイミド電着液として、株式会社ピーアイ技術研究所製のポリイミド電着液GNW-100を用いた。このポリイミド電着液を用いて、前記酸化タンタル被膜のピット状欠陥部を埋設し、その表面上にポリイミド樹脂被膜を形成した。このときの電着塗装条件は、ポリイミド電着液の液温を25℃とし、酸化タンタル被膜を形成した銅箔2を陽極、ステンレス板を陰極とし、15Vの直流電圧を印加して、5分間電解することで、ポリイミド樹脂を電着させ、前記酸化タンタル被膜のピット状欠陥部を埋設し、その表面上に約0.4μm厚さのポリイミド樹脂被膜を形成し、溶剤として株式会社ピーアイ技術研究所製のQ-AM-X068で30秒間洗浄し、90℃の温度雰囲気中で30分間保持し、次に120℃の温度雰囲気中で30分間保持し、更に当該雰囲気温度を180℃に昇温して30分間保持し、また更に当該雰囲気温度を250℃に昇温して30分間保持しすることにより乾燥して図1(b-2)に示す誘電体層付銅箔1A'を得たのである。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔1A'を用いて、その誘電体層6の表面にスパッタリング蒸着法を用いて、上部電極形成層11となる0.6μm厚さの銅層を形成した。

このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、前述したと同様であるが、逆スパッタによるクリーニングは省略した。そして、スパッタリング蒸着装置のチャンバー内に配置するターゲットに銅ターゲットを用い、プレスパッタ（プレスパッタ電力1000W、プレスパッタ時間10min.）を行い、製膜スパッタ（スパッタ電力3000W、スパッタ時間9.1min.）を行い、誘電体層6の表面に約0.5μm厚さの上部電極形成層11となる銅層を形成した。

このようにして、図7(b)に示した下部電極形成層2／誘電体層6／上部電極形成層11の3層のキャパシタ層形成用の銅張積層板10A'を得たのである。このようにして製造した銅張積層板の状態で、20カ所において、下部電極形成

層である銅箔 2 と上部電極形成層 1 1 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 2]

本実施例においては、以下に示した製造フローに従い図 1 (b-2) に示した誘電体層付銅箔 1 A' を製造し、それを用いて図 8 (b) に示すキャパシタ層形成用の銅張積層板 1 0 B' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μm の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 1 (b-2) に示す誘電体層付銅箔 1 A' の製造に関しては、実施例 1 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 A' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、バインダー金属層 1 2 を形成した。このバインダー金属層 1 2 は、スパッタリング蒸着法を用いて、行った。このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例 1 の上部電極形成層 1 1 を形成したときのように、逆スパッタによるクリーニングは行わなかった。そして、スパッタリング蒸着装置のチャンバー内に配置するターゲットにクロムターゲットを用い、プレスパッタ (プレスパッタ電力 2000 W、プレスパッタ時間 8 min.) を行い、製膜スパッタ (スパッタ電力 2000 W、スパッタ時間 1.3 min.) を行い、誘電体層 6 の表面に約 30 nm 厚さのクロム層を形成した。

そして、バインダー金属層 1 2 として形成したクロム層の上に、上部電極形成層 1 1 となる 0.5 μm 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 8 (b) に示した下部電極形成層 2 / 誘電体層 6 / バインダー金属層 1 2 / 上部電極形成層 1 1 の 4 層のキャパシタ層形成用の銅張積層板 1 0 B' を得たのである。このようにして製造した銅張積層板の状態で、20カ所において、下部電極形成層である銅箔 2 と上部電極形成層 1 1 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 3]

本実施例においては、以下に示した製造フローに従い図 1 (b-2) に示した誘電体層付銅箔 1 A' を製造し、それを用いて図 9 (b) に示すキャパシタ層形成用の銅張積層板 1 0 C' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μm の表面処理を行っていないペリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 1 (b-2) に示す誘電体層付銅箔 1 A' の製造に関しては、実施例 1 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 A' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、高融点金属層 2 0 を形成した。この高融点金属層 2 0 は、スパッタリング蒸着法を用いて形成した。このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例 1 の上部電極形成層 1 1 を形成したときのような逆スパッタによるクリーニングは省略し、スパッタリング蒸着装置のチャンバー内に配置するターゲットにニッケルターゲットを用い、プレスパッタ (プレスパッタ電力 2000 W、プレスパッタ時間 5 min.) を行い、製膜スパッタ (スパッタ電力 2000 W、スパッタ時間 1.5 min.) を行い、誘電体層 6 の表面に約 30 nm 厚さのニッケル層として形成

した。

そして、高融点金属層 20 として形成したニッケル層の上に、上部電極形成層 11 となる 0.5 μm 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 9 (b) に示した下部電極形成層 2 / 誘電体層 6 / 高融点金属層 20 / 上部電極形成層 11 の 4 層のキャパシタ層形成用の銅張積層板 10 C' を得たのである。このようにして製造した銅張積層板の状態で、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 4]

本実施例においては、以下に示した製造フローに従い図 1 (b-2) に示した誘電体層付銅箔 1 A' を製造し、それを用いて図 10 (b) に示すキャパシタ層形成用の銅張積層板 10 D' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μm の表面処理を行っていないペリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 1 (b-2) に示す誘電体層付銅箔 1 A' の製造に関しては、実施例 1 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

誘電体層付銅箔 1 A' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、実施例 2 と同様にスパッタリング法を用いて、バインダー金属層 12 として 30 nm 厚さのクロム層を形成した。

そして、バインダー金属層 12 として形成したクロム層の上に、実施例 3 と同様にして、高融点金属層 20 として 50 nm 厚さのニッケル層を形成した。

更に、高融点金属層 20 の上に、上部電極形成層 11 となる $0.5\mu\text{m}$ 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 10 (b) に示した下部電極形成層 2 / 誘電体層 6 / バインダー金属層 12 / 高融点金属層 20 / 上部電極形成層 11 の 4 層のキャパシタ層形成用の銅張積層板 10 D' を得たのである。このようにして製造した銅張積層板の状態で、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 5]

本実施例においては、以下に示した製造フローに従い図 3 (b-2) に示した誘電体層付銅箔 1 C' を製造し、それを用いて図 11 (b) に示すキャパシタ層形成用の銅張積層板 10 E' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ $18\mu\text{m}$ の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

まず、 $70\text{mm} \times 70\text{mm}$ サイズの銅箔の表面を 2 N 硫酸溶液 (室温) で酸洗処理して、汚染物及び余分な酸化物を除去し、乾燥させた。そして、酸洗処理の終了した銅箔を、スパッタリング蒸着装置 (CFS-12P-100) のチャンバー内に入れた。スパッタリング条件は、チャンバー内を到達真空度 $1.2 \times 10^{-3}\text{Pa}$ として、イオンガンにアルゴンガスを $87\text{cm}^3/\text{min}$ の流量で供給するように設定した。そして、最初に酸洗処理の終了した銅箔の表面を、アルゴンイオンで逆スパッタすることによりクリーニングした。この逆スパッタ条件は、逆スパッタ電力 1000W 、逆スパッタ時間 10min とした。

銅箔の表面の逆スパッタが終了すると、スパッタリング蒸着装置のチャンバー内に配置するターゲットにクロムターゲットを用い、プレスパッタ (プレスパッ

タ電力1000W、プレスパッタ時間5min.)を行い、製膜スパッタ(スパッタ電力2000W、スパッタ時間1.3min.)を行い、銅箔2の表面に約30nm厚さのクロム層をバインダー金属層12として形成した。

そして、スパッタリング蒸着装置のチャンバー内に、酸素ガスを $29\text{ cm}^3/\text{min}$ の流量でスローリークして、ターゲットにタンタルターゲットを用い、スパッタ電力1500Wで、プレスパッタ時間8min.、スパッタ時間749.6min.として、バインダー金属層12の表面に約 $1.0\text{ }\mu\text{m}$ 厚さの無機酸化物スパッタ膜としての酸化タンタル被膜を形成した。

以上のようにして、片面にバインダー金属層12及び酸化タンタル被膜を形成した銅箔を、スパッタリング蒸着装置のチャンバーから取り出し、酸化タンタル被膜のピット状欠陥部のポリイミド樹脂による封孔処理を実施例1と同様にして行った。このようにして、図3(b-2)に示す誘電体層付銅箔1C'を得たのである。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔1A'を用いて、その誘電体層6の表面にスパッタリング蒸着法を用いて、上部電極形成層11となる $0.5\text{ }\mu\text{m}$ 厚さの銅層を形成した。ここで用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例1と同様である。

このようにして、図11(b)に示した下部電極形成層2/バインダー金属層12/誘電体層6/上部電極形成層11の4層のキャパシタ層形成用の銅張積層板10E'を得たのである。このようにして製造した銅張積層板の状態で、20カ所において、下部電極形成層である銅箔2と上部電極形成層11との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例6]

本実施例においては、以下に示した製造フローに従い図3(b-2)に示した

誘電体層付銅箔 1 C' を製造し、それを用いて図 1 2 (b) に示すキャパシタ層形成用の銅張積層板 1 0 F' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 1 8 μm の表面処理を行っていないペリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 3 (b-2) に示す誘電体層付銅箔 1 C' の製造に関しては、実施例 5 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 C' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、バインダー金属層 1 2 を形成した。このバインダー金属層 1 2 は、実施例 2 と同様にして、誘電体層 6 の表面に約 3 0 n m 厚さのクロム層を形成した。

そして、バインダー金属層 1 2 として形成したクロム層の上に、上部電極形成層 1 1 となる 1 . 0 μm 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 1 2 (b) に示した下部電極形成層 2 / バインダー金属層 1 2 / 誘電体層 6 / バインダー金属層 1 2 / 上部電極形成層 1 1 の 5 層のキャパシタ層形成用の銅張積層板 1 0 F' を得たのである。このようにして製造した銅張積層板の状態で、2 0 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 1 1 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 7]

本実施例においては、以下に示した製造フローに従い図 3 (b-2) に示した誘電体層付銅箔 1 C' を製造し、それを用いて図 1 3 (b) に示すキャパシタ層

形成用の銅張積層板 10 G' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μm の表面処理を行っていないペリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 3 (b-2) に示す誘電体層付銅箔 1 C' の製造に関しては、実施例 5 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 C' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、高融点金属層 20 を形成した。この高融点金属層 20 は、スパッタリング蒸着法を用いて形成した。このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例 1 の上部電極形成層 11 を形成したときのような逆スパッタによるクリーニングは省略し、スパッタリング蒸着装置のチャンバー内に配置するターゲットにニッケルターゲットを用い、プレスパッタ (プレスパッタ電力 2000 W、プレスパッタ時間 5 min.) を行い、製膜スパッタ (スパッタ電力 2000 W、スパッタ時間 1.5 min.) を行い、誘電体層 6 の表面に約 30 nm 厚さのニッケル層として形成した。

そして、高融点金属層 20 として形成したニッケル層の上に、上部電極形成層 11 となる 1.0 μm 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 13 (b) に示した下部電極形成層 2 / バインダー金属層 12 / 誘電体層 6 / 高融点金属層 20 / 上部電極形成層 11 の 5 層のキャパシタ層形成用の銅張積層板 10 G' を得たのである。このようにして製造した銅張積層板の状態で、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 8]

本実施例においては、以下に示した製造フローに従い図 3 (b-2) に示した誘電体層付銅箔 1 C' を製造し、それを用いて図 1 4 (b) に示すキャパシタ層形成用の銅張積層板 1 0 H' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 1 8 μm の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 3 (b-2) に示す誘電体層付銅箔 1 C' の製造に関しては、実施例 5 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

誘電体層付銅箔 1 C' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、実施例 2 と同様にスパッタリング法を用いて、バインダー金属層 1 2 として 3 0 nm 厚さのクロム層を形成した。

そして、バインダー金属層 1 2 として形成したクロム層の上に、実施例 3 と同様に、高融点金属層 2 0 として 3 0 nm 厚さのニッケル層を形成した。

更に、高融点金属層 2 0 の上に、上部電極形成層 1 1 となる 0. 5 μm 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 1 4 (b) に示した下部電極形成層 2 / バインダー金属層 1 2 / 誘電体層 6 / バインダー金属層 1 2 / 高融点金属層 2 0 / 上部電極形成層 1 1 の 6 層のキャパシタ層形成用の銅張積層板 1 0 H' を得たのである。このようにして製造した銅張積層板の状態で、2 0 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 1 1 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 9]

本実施例においては、以下に示した製造フローに従い図 4 (b-2) に示した誘電体層付銅箔 1D' を製造し、それを用いて図 15 (b) に示すキャパシタ層形成用の銅張積層板 1.0 i' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ $18 \mu\text{m}$ の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

＜誘電体層付銅箔の製造＞

まず、 $70\text{mm} \times 70\text{mm}$ サイズの銅箔の表面を 2N 硫酸溶液 (室温) で酸洗処理して、汚染物及び余分な酸化物を除去し、乾燥させた。そして、酸洗処理の終了した銅箔を、スパッタリング蒸着装置 (CFS-12P-100) のチャンバー内に入れた。スパッタリング条件は、チャンバー内を到達真空度 $1.2 \times 10^{-3} \text{Pa}$ として、イオンガンにアルゴンガスを $87 \text{cm}^3/\text{min}$ の流量で供給するように設定した。そして、最初に酸洗処理の終了した銅箔の表面を、アルゴンイオンで逆スパッタすることによりクリーニングした。この逆スパッタ条件は、逆スパッタ電力 1000W 、逆スパッタ時間 10min とした。

銅箔の表面の逆スパッタが終了すると、スパッタリング蒸着装置のチャンバー内に配置するターゲットにニッケルターゲットを用い、プレスパッタ (プレスパッタ電力 2000W 、プレスパッタ時間 5min .) を行い、製膜スパッタ (スパッタ電力 2000W 、スパッタ時間 1.5min .) を行い、誘電体層 6 の表面に約 30nm 厚さの高融点金属層 20 としてニッケル層を形成した。

そして、スパッタリング蒸着装置のチャンバー内に、酸素ガスを $29 \text{cm}^3/\text{min}$ の流量でスローリークして、ターゲットにタンタルターゲットを用い、スパッタ電力 1500W で、プレスパッタ時間 8min 、スパッタ時間 749.6min とした、高融点金属層 20 の表面に約 $1.0 \mu\text{m}$ 厚さの無機酸化物スパッタ膜としての酸化タンタル被膜を形成した。

以上のようにして、片面に高融点金属層 20 及び酸化タンタル被膜を形成した銅箔を、スパッタリング蒸着装置のチャンバーから取り出し、酸化タンタル被膜

のピット状欠陥部のポリイミド樹脂による封孔処理を実施例 1 と同様にして行った。このようにして、図 3 (b-2) に示す誘電体層付銅箔 1 D' を得たのである。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 D' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、上部電極形成層 1 1 となる $0.5 \mu\text{m}$ 厚さの銅層を形成した。ここで用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例 1 と同様である。

このようにして、図 1 5 (b) に示した下部電極形成層 2 / 高融点金属層 2 0 / 誘電体層 6 / 上部電極形成層 1 1 の 4 層のキャパシタ層形成用の銅張積層板 1 0 i' を得たのである。このようにして製造した銅張積層板の状態で、20カ所において、下部電極形成層である銅箔 2 と上部電極形成層 1 1 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 1 0]

本実施例においては、以下に示した製造フローに従い図 4 (b-2) に示した誘電体層付銅箔 1 D' を製造し、それを用いて図 1 6 (b) に示すキャパシタ層形成用の銅張積層板 1 0 J' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ $18 \mu\text{m}$ の表面処理を行っていないペリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 4 (b-2) に示す誘電体層付銅箔 1 D' の製造に関しては、実施例 9 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 D' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、バインダー金属層 1 2 を形成した。このバインダー金属層 1 2 は、実施例 2 と同様にして、誘電体層 6 の表面に約 30 nm 厚さのクロム層を形成した。

そして、バインダー金属層 1 2 として形成したクロム層の上に、上部電極形成層 1 1 となる 0.5 μ m 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 16 (b) に示した下部電極形成層 2 / 高融点金属層 2 0 / 誘電体層 6 / バインダー金属層 1 2 / 上部電極形成層 1 1 の 5 層のキャパシタ層形成用の銅張積層板 1 0 J' を得たのである。このようにして製造した銅張積層板の状態で、20 力所において、下部電極形成層である銅箔 2 と上部電極形成層 1 1 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 1 1]

本実施例においては、以下に示した製造フローに従い図 4 (b-2) に示した誘電体層付銅箔 1 D' を製造し、それを用いて図 17 (b) に示すキャパシタ層形成用の銅張積層板 1 0 K' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μ m の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 4 (b-2) に示す誘電体層付銅箔 1 D' の製造に関しては、実施例 9 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 D' を用いて、その誘電体層 6 の

表面にスパッタリング蒸着法を用いて、高融点金属層 20 を形成した。この高融点金属層 20 は、スパッタリング蒸着法を用いて形成した。このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例 1 の上部電極形成層 11 を形成したときのような逆スパッタによるクリーニングは省略し、スパッタリング蒸着装置のチャンバー内に配置するターゲットにニッケルターゲットを用い、プレスパッタ（プレスパッタ電力 2000 W、プレスパッタ時間 5 min.）を行い、製膜スパッタ（スパッタ電力 2000 W、スパッタ時間 1.5 min.）を行い、誘電体層 6 の表面に約 30 nm 厚さのニッケル層として形成した。

そして、高融点金属層 20 として形成したニッケル層の上に、上部電極形成層 11 となる 0.5 μ m 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 13 (b) に示した下部電極形成層 2 / 高融点金属層 20 / 誘電体層 6 / 高融点金属層 20 / 上部電極形成層 11 の 5 層のキャパシタ層形成用の銅張積層板 10 K' を得たのである。このようにして製造した銅張積層板の状態では、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 12]

本実施例においては、以下に示した製造フローに従い図 4 (b-2) に示した誘電体層付銅箔 1 D' を製造し、それを用いて図 18 (b) に示すキャパシタ層形成用の銅張積層板 10 L' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μ m の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図4（b-2）に示す誘電体層付銅箔1D'の製造に関しては、実施例9と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

誘電体層付銅箔1D'を用いて、その誘電体層6の表面にスパッタリング蒸着法を用いて、実施例2と同様にスパッタリング法を用いて、バインダー金属層12として30nm厚さのクロム層を形成した。

そして、バインダー金属層12として形成したクロム層の上に、実施例3と同様にして、高融点金属層20として30nm厚さのニッケル層を形成した。

更に、高融点金属層20の上に、上部電極形成層11となる0.5μm厚さの銅層を、実施例1と同様のスパッタリング法を用いて形成した。

このようにして、図18（b）に示した下部電極形成層2／高融点金属層20／誘電体層6／バインダー金属層12／高融点金属層20／上部電極形成層11の6層のキャパシタ層形成用の銅張積層板10L'を得たのである。このようにして製造した銅張積層板の状態で、20カ所において、下部電極形成層である銅箔2と上部電極形成層11との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例13]

本実施例においては、以下に示した製造フローに従い図5（b-2）に示した誘電体層付銅箔1E'を製造し、それを用いて図19（b）に示すキャパシタ層形成用の銅張積層板10M'を製造した。本実施例では、下部電極形成層となる銅箔2として、公称厚さ18μmの表面処理を行っていないペリーロープロファイル（VLP）銅箔を用いた。

<誘電体層付銅箔の製造>

まず、70mm×70mmサイズの銅箔の表面を2N硫酸溶液（室温）で酸洗

処理して、汚染物及び余分な酸化物を除去し、乾燥させた。そして、酸洗処理の終了した銅箔を、スパッタリング蒸着装置（CFS-12P-100）のチャンバー内に入れた。スパッタリング条件は、チャンバー内を到達真空度 1.2×10^{-3} Paとして、イオンガンにアルゴンガスを $87 \text{ cm}^3/\text{min}$ の流量で供給するように設定した。そして、最初に酸洗処理の終了した銅箔の表面を、アルゴンイオンで逆スパッタすることによりクリーニングした。この逆スパッタ条件は、逆スパッタ電力1000 W、逆スパッタ時間10 min.とした。

銅箔の表面の逆スパッタが終了すると、スパッタリング蒸着装置のチャンバー内に配置するターゲットにニッケルターゲットを用い、プレススパッタ（プレススパッタ電力1000 W、プレススパッタ時間5 min.）を行い、製膜スパッタ（スパッタ電力2000 W、スパッタ時間1.5 min.）を行い、誘電体層6の表面に約30 nm厚さの高融点金属層20としてニッケル層を形成した。

そして、高融点金属層20として形成したニッケル層の上に、バインダー金属層12として30 nm厚さのクロム層を実施例5と同様にして形成した。

更に、スパッタリング蒸着装置のチャンバー内に、酸素ガスを $29 \text{ cm}^3/\text{min}$ の流量でスローリークして、ターゲットにタンタルターゲットを用い、スパッタ電力1500 Wで、プレススパッタ時間8 min.、スパッタ時間749.6 min.として、高融点金属層20の表面に約 $1.0 \mu\text{m}$ 厚さの無機酸化物スパッタ膜としての酸化タンタル被膜を形成した。

以上のようにして、片面に高融点金属層20、バインダー金属層12及び酸化タンタル被膜を形成した銅箔を、スパッタリング蒸着装置のチャンバーから取り出し、酸化タンタル被膜のピット状欠陥部のポリイミド樹脂による封孔処理を実施例1と同様にして行った。このようにして、図5（b-2）に示す誘電体層付銅箔1E'を得たのである。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔1E'を用いて、その誘電体層6の表面にスパッタリング蒸着法を用いて、上部電極形成層11となる $0.5 \mu\text{m}$ 厚さの銅層を形成した。ここで用いたスパッタリング蒸着装置及び基本的なスパッ

タリング条件は、実施例 1 と同様である。

このようにして、図 15 (b) に示した下部電極形成層 2 / 高融点金属層 20 / バインダー金属層 12 / 誘電体層 6 / 上部電極形成層 11 の 4 層のキャパシタ層形成用の銅張積層板 10 M' を得たのである。このようにして製造した銅張積層板の状態で、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 14]

本実施例においては、以下に示した製造フローに従い図 5 (b-2) に示した誘電体層付銅箔 1 E' を製造し、それを用いて図 20 (b) に示すキャパシタ層形成用の銅張積層板 10 N' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μm の表面処理を行っていないベリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 5 (b-2) に示す誘電体層付銅箔 1 E' の製造に関しては、実施例 13 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 E' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、バインダー金属層 12 を形成した。このバインダー金属層 12 は、実施例 2 と同様にして、誘電体層 6 の表面に約 30 nm 厚さのクロム層を形成した。

そして、バインダー金属層 12 として形成したクロム層の上に、上部電極形成層 11 となる 0.5 μm 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 20 (b) に示した下部電極形成層 2 / 高融点金属層 20 / バインダー金属層 12 / 誘電体層 6 / バインダー金属層 12 / 上部電極形成層 11 の 6 層のキャパシタ層形成用の銅張積層板 10 N' を得たのである。このようにして製造した銅張積層板の状態で、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 15]

本実施例においては、以下に示した製造フローに従い図 5 (b-2) に示した誘電体層付銅箔 1 E' を製造し、それを用いて図 21 (b) に示すキャパシタ層形成用の銅張積層板 10 P' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μm の表面処理を行っていないベリロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 5 (b-2) に示す誘電体層付銅箔 1 E' の製造に関しては、実施例 13 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔 1 E' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、高融点金属層 20 を形成した。この高融点金属層 20 は、スパッタリング蒸着法を用いて形成した。このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、実施例 1 の上部電極形成層 11 を形成したときのような逆スパッタによるクリーニングは省略し、スパッタリング蒸着装置のチャンバー内に配置するターゲットにニッケルターゲットを用い、プレスパッタ (プレスパッタ電力 2000 W、プレスパッタ時間 5 min.) を行い、製膜スパッタ (スパッタ電力 2000 W、スパッタ時間 1.5

min.) を行い、誘電体層 6 の表面に約 30 nm 厚さのニッケル層として形成した。

そして、高融点金属層 20 として形成したニッケル層の上に、上部電極形成層 11 となる 1.0 μ m 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 21 (b) に示した下部電極形成層 2 / 高融点金属層 20 / バインダー金属層 12 / 誘電体層 6 / 高融点金属層 20 / 上部電極形成層 11 の 6 層のキャパシタ層形成用の銅張積層板 10 P' を得たのである。このようにして製造した銅張積層板の状態で、20 カ所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 16]

本実施例においては、以下に示した製造フローに従い図 5 (b-2) に示した誘電体層付銅箔 1 E' を製造し、それを用いて図 22 (b) に示すキャパシタ層形成用の銅張積層板 10 Q' を製造した。本実施例では、下部電極形成層となる銅箔 2 として、公称厚さ 18 μ m の表面処理を行っていないペリーロープロファイル (VLP) 銅箔を用いた。

<誘電体層付銅箔の製造>

この図 5 (b-2) に示す誘電体層付銅箔 1 E' の製造に関しては、実施例 13 と同様であるため、重複した記載を避けるため、ここでの記載を省略する。

<キャパシタ層形成用の銅張積層板の製造>

誘電体層付銅箔 1 E' を用いて、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、実施例 2 と同様にスパッタリング法を用いて、バインダー金属層 12 として 30 nm 厚さのクロム層を形成した。

そして、バインダー金属層 12 として形成したクロム層の上に、実施例 15 と同様に、高融点金属層 20 として 30 nm 厚さのニッケル層を形成した。

更に、高融点金属層 20 の上に、上部電極形成層 11 となる 0.5 μ m 厚さの銅層を、実施例 1 と同様のスパッタリング法を用いて形成した。

このようにして、図 22 (b) に示した下部電極形成層 2 / 高融点金属層 20 / バインダー金属層 12 / 誘電体層 6 / バインダー金属層 12 / 高融点金属層 20 / 上部電極形成層 11 の 7 層のキャパシタ層形成用の銅張積層板 10 Q' を得たのである。このようにして製造した銅張積層板の状態で、20 力所において、下部電極形成層である銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 17 ～ 実施例 32]

ここに掲げる各実施例では、実施例 1 ～ 実施例 16 のポリイミド樹脂による封孔に用いるポリイミド電着液に誘電体フィラーを分散させて用いたのである。従って、実施例 17 ～ 実施例 32 は、実施例 1 ～ 実施例 16 の封孔に以下の方法に変更したのである。

<誘電体層付銅箔の製造>

ここでは、封孔に関してのみ説明し、重複する箇所に関しては記載を省略することとする。実施例 17 ～ 実施例 32 の封孔処理に用いる電着塗装法ではポリイミド電着液に誘電体フィラーを分散させて用いたのである。ここで用いたポリイミド電着液には、実施例 1 と同様のものを用い、このポリイミド電着液中に、以下に示す粉体特性を持つ誘電体フィラーであるチタン酸バリウム粉を混合分散させた。混合割合は、チタン酸バリウムが、上述の誘電体フィラー含有ポリイミド電着液のポリイミド固形分の 80 wt % となるようにした。

誘電体フィラーの粉体特性

平均粒径 (D_{1A})	0.25 μm
質量累積粒径 (D_{50})	0.5 μm
凝集度 (D_{50}/D_{1A})	2.0

以上のようにして製造した誘電体フィラー含有ポリイミド電着液を用いて、前記酸化タンタル被膜のピット状欠陥部を埋設し、その表面上に誘電体フィラーが内部に分散した状態のポリイミド樹脂被膜を形成した。このときの電着塗装条件は、ポリイミド電着液の液温を25℃とし、酸化タンタル被膜を形成した銅箔を陽極、ステンレス板を陰極とし、15Vの直流電圧を印加して、5分間電解することで、ポリイミド樹脂を電着させ、前記酸化タンタル被膜のピット状欠陥部を埋設し、その表面上に約0.4 μm 厚さのポリイミド樹脂被膜を形成し、以下実施例1と同様の方法で水洗、乾燥することで、実施例1～実施例16に記載の各誘電体層付銅箔1A', 1B', 1C', 1D', 1E'を得たのである。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた各誘電体層付銅箔1A', 1B', 1C', 1D', 1E'を用いて、以下、実施例1～実施例16の各工程と同様にして各銅張積層板(10A', 10B', 10C', 10D', 10E', 10F', 10G', 10H', 10I', 10J', 10K', 10L', 10M', 10N', 10P', 10Q')としたのである。

このようにして製造した銅張積層板の状態では、20カ所において、下部電極形成層となる銅箔2と上部電極形成層11との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例33～実施例48]

<誘電体層付銅箔の製造>

ここに掲げる各実施例では、実施例1～実施例16で用いた銅箔2の代わりに、

図2 (a) に示したキャリア箔付銅箔を用いたのである。このキャリア箔付銅箔は、キャリア箔として $35\mu\text{m}$ 厚さの電解銅箔の光沢面に接合界面層を設け、その接合界面層上に $5\mu\text{m}$ 厚さの銅箔層を備えるものであり、当該接合界面層がカルボキシベンゾトリアゾールで形成されたものを用いたのである。従って、特に工程の説明の必要は無いものとする。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた図6に示した各誘電体層付銅箔1B, 1B(2), 1B(3), 1B(4)を用いて、以下、実施例1～実施例16の各工程と同様にして図6に示した各銅張積層板(10A', 10B', 10C', 10D', 10E', 10F', 10G', 10H', 10i', 10J', 10K', 10L', 10M', 10N', 10P', 10Q')と同様の層構成としたのである。

このようにして製造した銅張積層板の状態で、20力所において、下部電極形成層となる銅箔2と上部電極形成層11との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例49]

本実施例においては、実施例1の上部電極形成層に、クロムを用いるものとした点が異なるのみである。従って、実施例1と重複する箇所についての説明は省略することとする。

<誘電体層付銅箔の製造>

この工程に関しては、実施例1と全く同様である。従って、ここでの説明は省略する。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた図1 (b-2) に示す誘電体層付銅箔1A'を用い

て、その誘電体層 6 の表面にスパッタリング蒸着法を用いて、上部電極形成層 11 として 30 nm 厚さのクロム層を形成した。

このときに用いたスパッタリング蒸着装置及び基本的なスパッタリング条件は、前述したと同様であるが、逆スパッタによるクリーニングは省略した。そして、スパッタリング蒸着装置のチャンバー内に配置するターゲットにクロムターゲットを用い、プレスパッタ（プレスパッタ電力 1000 W、プレスパッタ時間 5 min.）を行い、製膜スパッタ（スパッタ電力 2000 W、スパッタ時間 1.3 min.）を行い、誘電体層 6 の表面に約 30 nm 厚さの上部電極形成層 11 とするクロム層を形成した。

このようにして、図 7（b）に示した下部電極形成層 2 / 誘電体層 6 / 上部電極形成層 11 の 3 層のキャパシタ層形成用の銅張積層板 10 A' を得たのである。そして、実施例 1 と同様に銅張積層板の状態で、20 カ所において、下部電極形成層となる銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[実施例 50]

本実施例においては、実施例 9～実施例 16 の高融点金属層 20 として、ニッケル-コバルト合金膜を適用したのである。そして、その他は、実施例 9～実施例 16 の各手順に従い、誘電体層付銅箔 1 D', 1 E' 及びキャパシタ層形成用の銅張積層板 10 i, 10 J', 10 K', 10 L', 10 M', 10 N', 10 P', 10 Q' を製造した。従って、高融点金属層 20 の形成に関してのみ説明する。

<高融点金属層の製造>

まず、70 mm×70 mm サイズの銅箔の表面を 2 N 硫酸溶液（室温）で酸洗処理して、汚染物及び余分な酸化物を除去し、乾燥させた。そして、酸洗処理の終了した銅箔の表面に電解法で高融点金属層としてニッケル-コバルト合金被膜

を形成した。このときの、ニッケル-コバルト合金被膜は、硫酸コバルト 130 g/l、硫酸ニッケル 100 g/l、ホウ酸 30 g/l、塩化カリウム 12.5 g/l、リン酸 2 水素ナトリウム 8 g/l、液温 40℃、pH 4.0、電流密度 7 A/dm²の条件で電解し、0.5 μm 厚のニッケル-コバルト合金被膜を均一に電析させたのである。

このようにして製造した銅張積層板の状態、20カ所において、下部電極形成層となる銅箔 2 と上部電極形成層 11 との短絡が起こっていないかを調べたが、短絡の起こった箇所を見いだすことは出来なかった。

[比較例]

この比較例では、実施例 1 とほぼ同様の製造フローに従いキャパシタ層形成用の銅張積層板を製造した。本比較例で、実施例 1 と異なるのは、誘電体層がポリイミド樹脂による封孔処理を行っていない点である。従って、誘電体層は、酸化タンタル薄膜のみで構成されたものである。

<誘電体層付銅箔の製造>

銅箔 2 の酸洗処理、及びスパッタリング蒸着法による酸化タンタル被膜の形成は実施例 1 と同様である。そして、酸化タンタル被膜を形成した銅箔を、スパッタリング蒸着装置のチャンバーから取り出した。この状態で誘電体層付銅箔として用いたのである。

<キャパシタ層形成用の銅張積層板の製造>

以上のようにして得られた誘電体層付銅箔を用いて、その誘電体層の表面に実施例 1 と同様の方法でスパッタリング蒸着法を用いて、上部電極形成層となる 0.5 μm 厚さの銅層を形成したのである。このようにして製造した銅張積層板の状態、20カ所において、下部電極形成層である銅箔と上部電極形成層との短絡が起こっていないかを調べたが、短絡が起こっている箇所を 8 箇所を見いだすことが出来た。

産業上の利用可能性

本件発明に係る誘電体層付銅箔は、プリント配線板の内蔵キャパシタ基板の製造用途に適したものである。そして、この誘電体層付銅箔を用いて製造したキャパシタ層形成用の銅張積層板は、誘電体層が薄くとも均一な厚さを持ち、キャパシタ回路を形成した後の下部電極と上部電極との短絡の発生を有効に防止できるため、キャパシタ回路を備える銅張積層板の生産歩留まりを飛躍的に向上させる事が可能となるのである。

請求の範囲

1. 銅箔層の片面に誘電体層を備える誘電体層付銅箔において、
当該誘電体層は、銅箔の片面上にスパッタリング蒸着法で形成した $1.0\text{ }\mu\text{m}$ 厚さ以下の無機酸化物スパッタ膜であり、且つ、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で封孔したことを特徴とするキャパシタ層形成用の誘電体層付銅箔。
2. 無機酸化物スパッタ膜は、酸化アルミニウム、酸化タンタル、チタン酸バリウムのいずれか若しくは2種以上を用いて形成されている請求項1に記載のキャパシタ層形成用の誘電体層付銅箔。
3. ポリイミド樹脂は、誘電体フィラーを含有するものである請求項1又は請求項2に記載のキャパシタ層形成用の誘電体層付銅箔。
4. 銅箔層と誘電体層との間にバインダー金属層を備える請求項1～請求項3のいずれかに記載のキャパシタ層形成用の誘電体層付銅箔。
5. バインダ金属層は、コバルト、クロム、ニッケル、ニッケルクロム合金、ジルコニウム、パラジウム、モリブデン、タングステン、チタン、アルミニウム、白金若しくはこれらの合金のいずれかである請求項4に記載のキャパシタ層形成用の誘電体層付銅箔。
6. 銅箔層と誘電体層との間に高融点金属層を備える請求項1～請求項3のいずれかに記載のキャパシタ層形成用の誘電体層付銅箔。
7. 高融点金属層は、ニッケル、クロム、モリブデン、白金、チタン、タングステン若しくはこれらの合金のいずれかである請求項6に記載のキャパシタ層形成用の誘電体層付銅箔。

8. 銅箔層と誘電体層との間に高融点金属層及びバインダー金属層を備える請求項1～請求項3のいずれかに記載のキャパシタ層形成用の誘電体層付銅箔。

9. 請求項1～請求項3のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に上部電極形成層を備えることを特徴とした下部電極形成層／誘電体層／上部電極形成層の3層構成をもつキャパシタ層形成用の銅張積層板。

10. 請求項1～請求項3のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上にバインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／誘電体層／バインダー金属層／上部電極形成層の4層構成をもつキャパシタ層形成用の銅張積層板。

11. 請求項1～請求項3のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／誘電体層／高融点金属層／上部電極形成層の4層構成をもつキャパシタ層形成用の銅張積層板。

12. 請求項1～請求項3のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層、バインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の5層構成をもつキャパシタ層形成用の銅張積層板。

13. 請求項4又は請求項5に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に上部電極形成層を備えることを特徴とした下部電極形成層／バインダー金属層／誘電体層／上部電極形成層の４層構成をもつキャパシタ層形成用の銅張積層板。

１４． 請求項４又は請求項５に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上にバインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／バインダー金属層／誘電体層／バインダー金属層／上部電極形成層の５層構成をもつキャパシタ層形成用の銅張積層板。

１５． 請求項４又は請求項５のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／バインダー金属層／誘電体層／高融点金属層／上部電極形成層の５層構成をもつキャパシタ層形成用の銅張積層板。

１６． 請求項４又は請求項５に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層、バインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／バインダー金属層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の６層構成をもつキャパシタ層形成用の銅張積層板。

１７． 請求項６又は請求項７に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／誘電体層／上部電極形成層の４層構成をもつキャパシタ層形成用の銅張積層板。

18. 請求項6又は請求項7に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上にバインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／誘電体層／バインダー金属層／上部電極形成層の5層構成をもつキャパシタ層形成用の銅張積層板。

19. 請求項6又は請求項7のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／誘電体層／高融点金属層／上部電極形成層の5層構成をもつキャパシタ層形成用の銅張積層板。

20. 請求項6又は請求項7に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層、バインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の6層構成をもつキャパシタ層形成用の銅張積層板。

21. 請求項8に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／バインダー金属層／誘電体層／上部電極形成層の5層構成をもつキャパシタ層形成用の銅張積層板。

22. 請求項8に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上にバインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／バインダー金属層／誘電体層／バインダー

金属層／上部電極形成層の6層構成をもつキャパシタ層形成用の銅張積層板。

23. 請求項8のいずれかに記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／バインダー金属層／誘電体層／高融点金属層／上部電極形成層の6層構成をもつキャパシタ層形成用の銅張積層板。

24. 請求項8に記載の誘電体層付銅箔の銅箔層を下部電極形成層として用いたキャパシタ層形成用の銅張積層板であって、

当該誘電体層上に高融点金属層、バインダー金属層及び上部電極形成層を備えることを特徴とした下部電極形成層／高融点金属層／バインダー金属層／誘電体層／バインダー金属層／高融点金属層／上部電極形成層の7層構成をもつキャパシタ層形成用の銅張積層板。

25. 上部電極形成層は、銅、アルミニウム、銀、金のいずれかの成分を用いたものである請求項9～請求項24のいずれかに記載の誘電体層付銅箔を用いたキャパシタ層形成用の銅張積層板。

26. 請求項1～請求項3のいずれかに記載のキャパシタ層形成用の誘電体層付銅箔の製造方法であって、

銅箔の片面にスパッタリング蒸着法を用いて、1.0 μm 厚さ以下の無機酸化物スパッタ膜を形成し、

ポリイミド樹脂の電着塗装法により、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で埋設し封孔することを特徴としたキャパシタ層形成用の誘電体層付銅箔の製造方法。

27. 請求項4又は請求項5に記載のキャパシタ層形成用の誘電体層付銅箔の製造方法であって、

銅箔の片面にバインダー金属層を形成し、当該バインダー金属層上にスパッタリング蒸着法を用いて $1.0\ \mu\text{m}$ 厚さ以下の無機酸化物スパッタ膜を形成し、

ポリイミド樹脂の電着塗装法により、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で埋設し封孔することを特徴としたキャパシタ層形成用の誘電体層付銅箔の製造方法。

28. 請求項6又は請求項7に記載のキャパシタ層形成用の誘電体層付銅箔の製造方法であって、

銅箔の片面に高融点金属層を形成し、当該高融点金属層上にスパッタリング蒸着法を用いて $1.0\ \mu\text{m}$ 厚さ以下の無機酸化物スパッタ膜を形成し、

ポリイミド樹脂の電着塗装法により、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で埋設し封孔することを特徴としたキャパシタ層形成用の誘電体層付銅箔の製造方法。

29. 請求項8に記載のキャパシタ層形成用の誘電体層付銅箔の製造方法であって、

銅箔の片面に高融点金属層を形成し、当該高融点金属層上にバインダー金属層を形成し、当該バインダー金属層上にスパッタリング蒸着法を用いて $1.0\ \mu\text{m}$ 厚さ以下の無機酸化物スパッタ膜を形成し、

ポリイミド樹脂の電着塗装法により、当該無機酸化物スパッタ膜に生成したピット状欠陥部をポリイミド樹脂で埋設し封孔することを特徴としたキャパシタ層形成用の誘電体層付銅箔の製造方法。

30. ポリイミド樹脂の電着塗装法は、ポリイミド電着液中に誘電体フィラーを含有させた誘電体フィラー含有ポリイミド電着液を用いるものであり、

誘電体フィラーには、平均粒径 D_{1A} が $0.05\sim 1.0\ \mu\text{m}$ であって、レーザ一回折散乱式粒度分布測定法による質量累積粒径 D_{50} が $0.1\sim 2.0\ \mu\text{m}$ であり、且つ、質量累積粒径 D_{50} と画像解析により得られる平均粒径 D_{1A} とを用いて D_{50}/D_{1A} で表される凝集度の値が4.5以下である略球形の形状をしたペロブ

スカイト構造を持つ誘電体粉末を用いるものであることを特徴とする請求項 27～請求項 29 のいずれかに記載のキャパシタ層形成用の誘電体層付銅箔の製造方法。

31. 誘電体フィラー含有ポリイミド電着液中の誘電体フィラーの含有量が、75wt%～90wt%である請求項 30 に記載のキャパシタ層形成用の誘電体層付銅箔の製造方法。

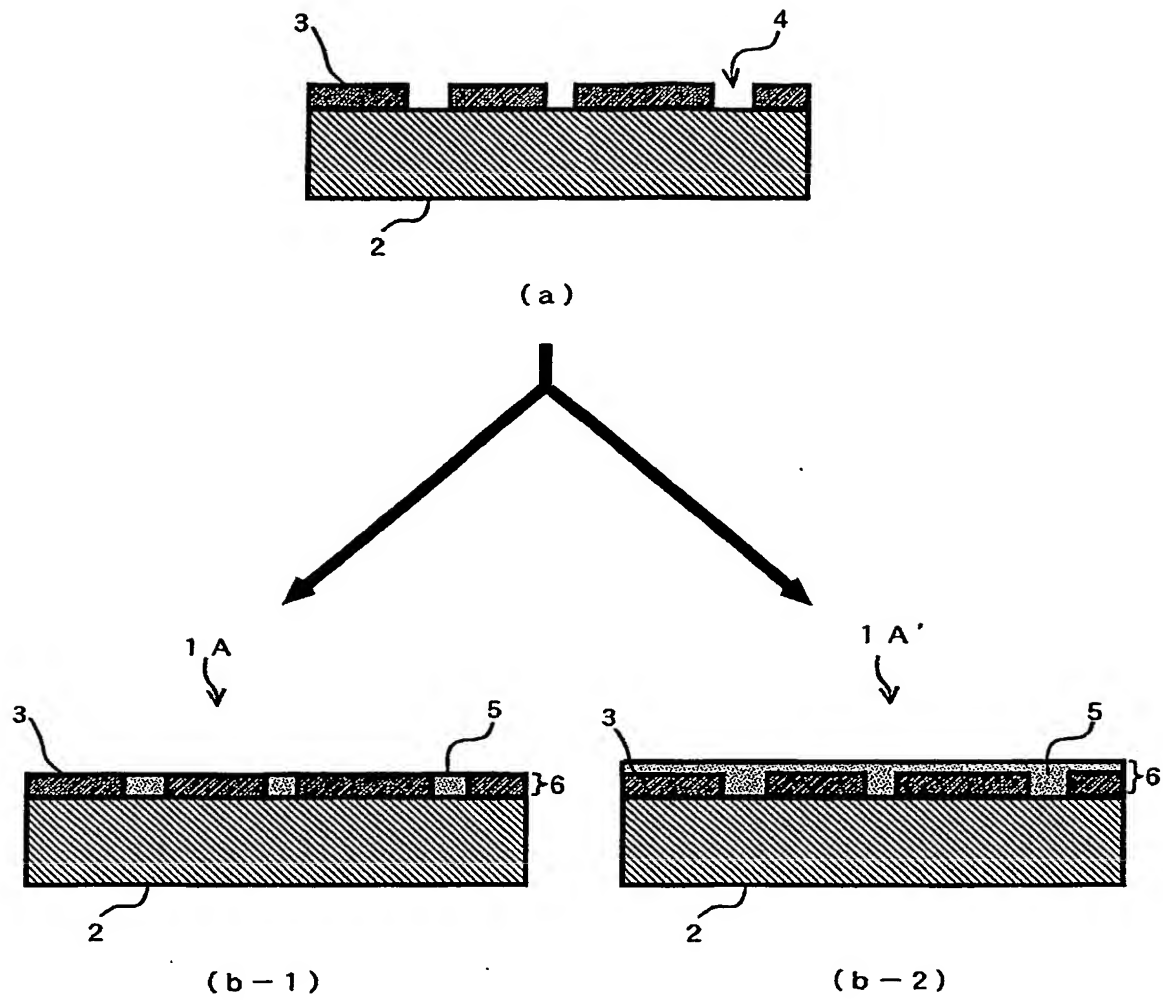


FIG. 1

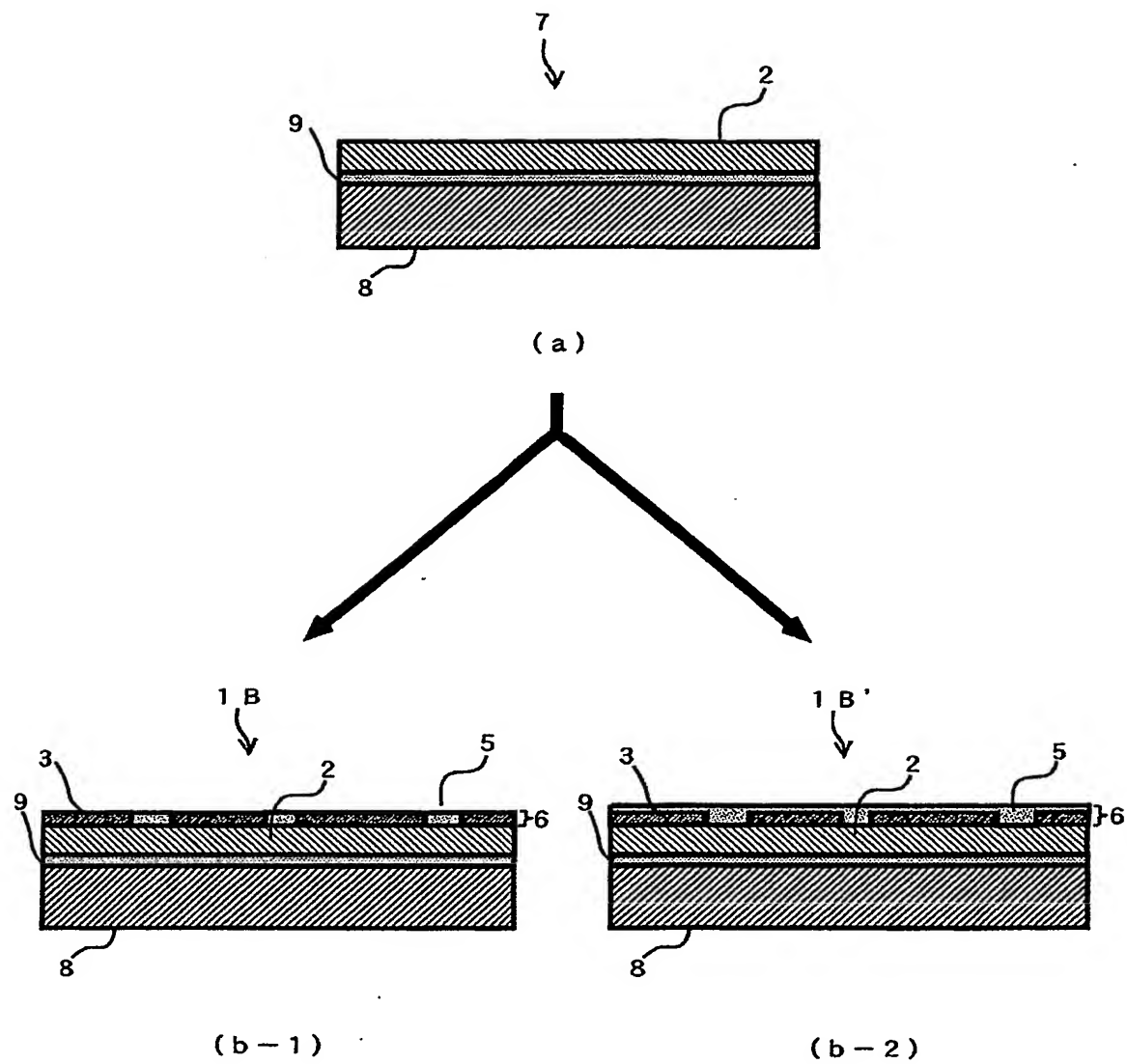
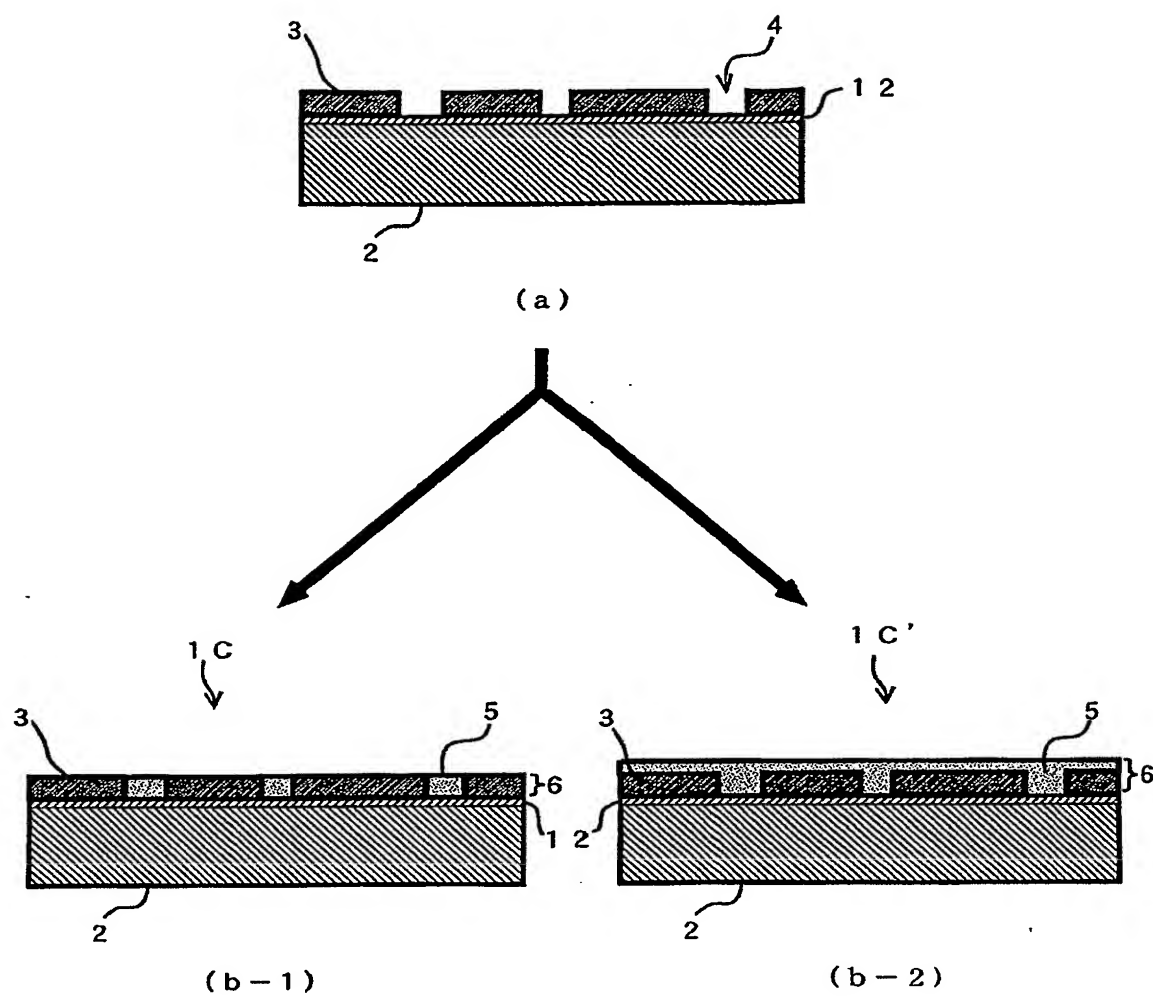


FIG. 2



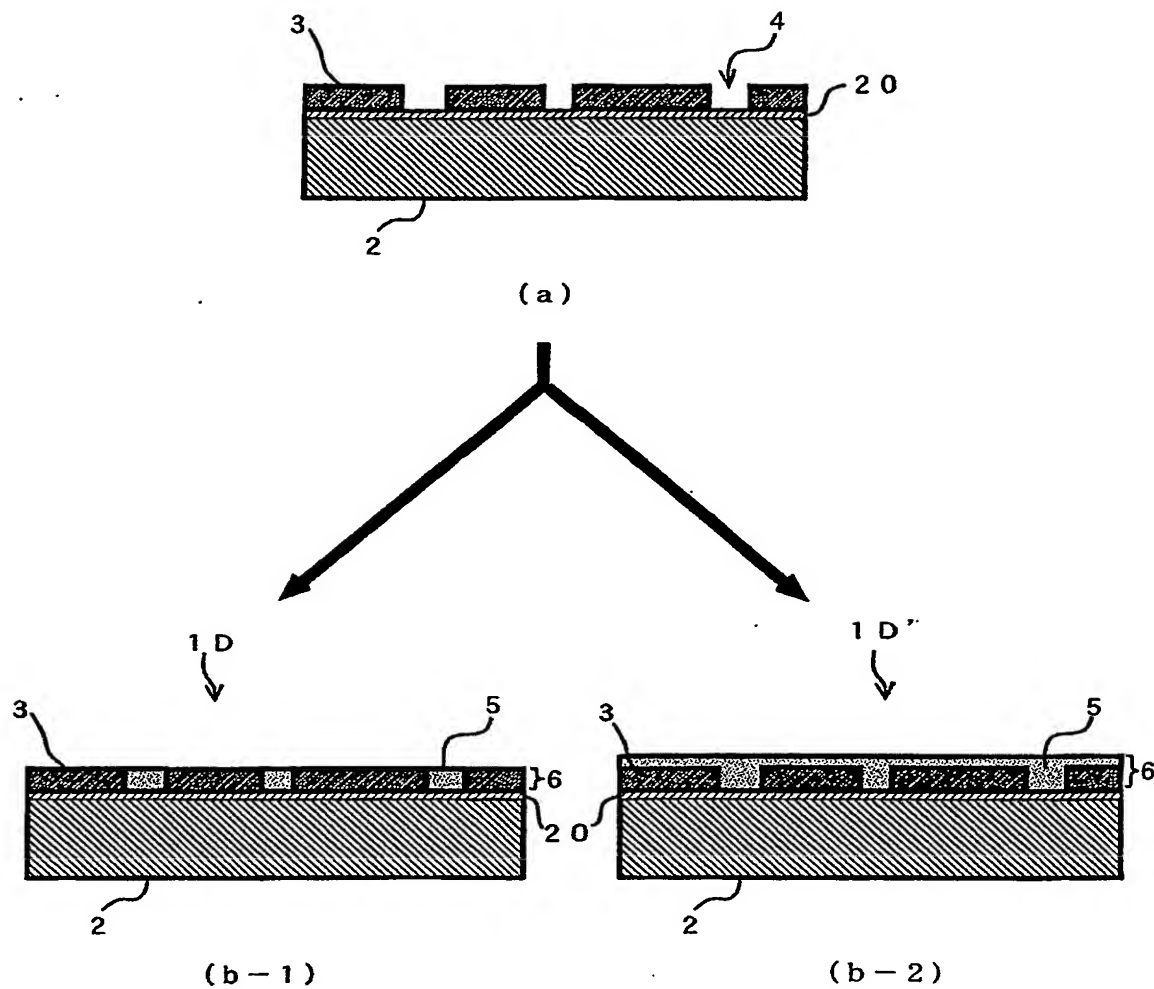


FIG. 4

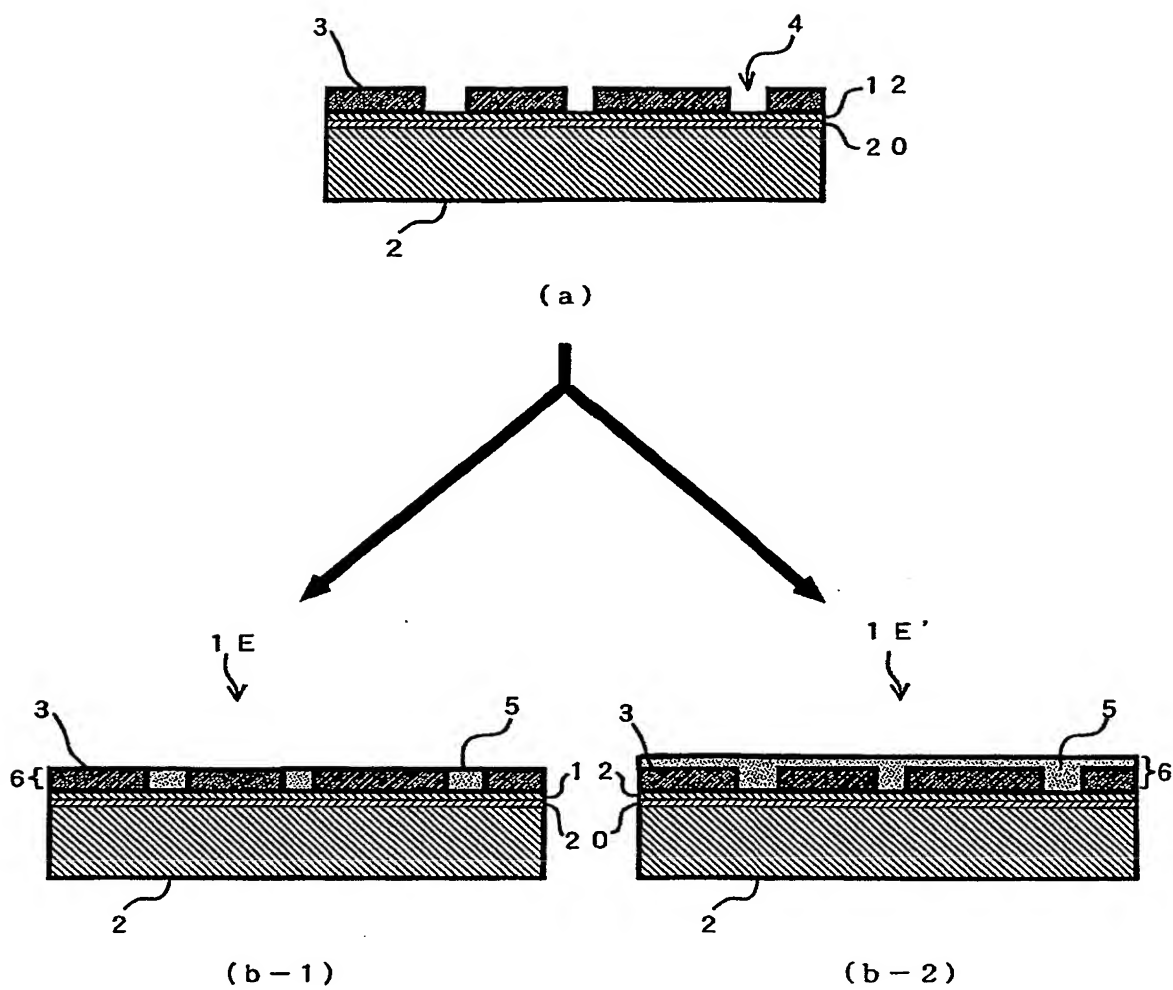


FIG. 5

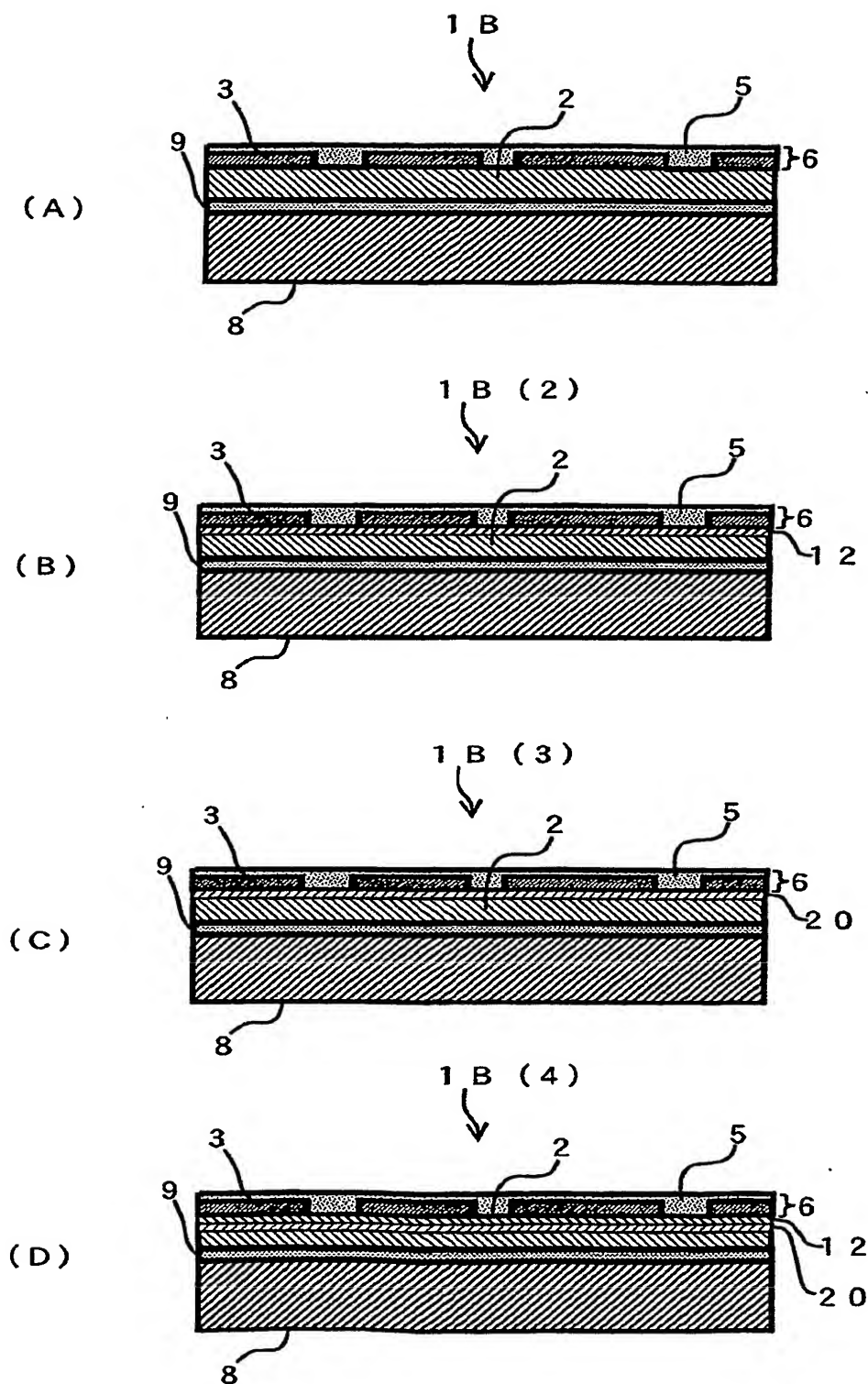
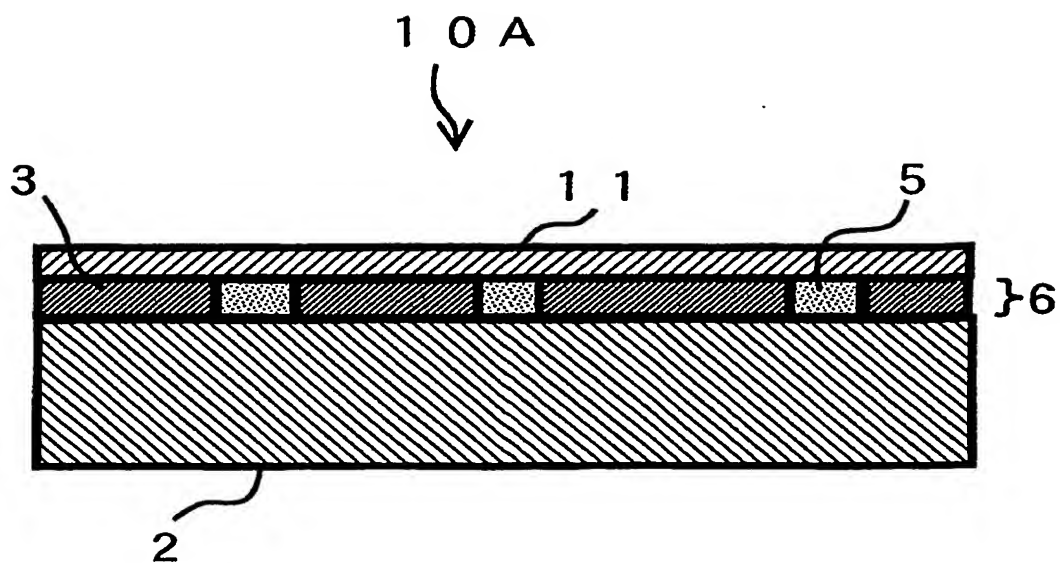
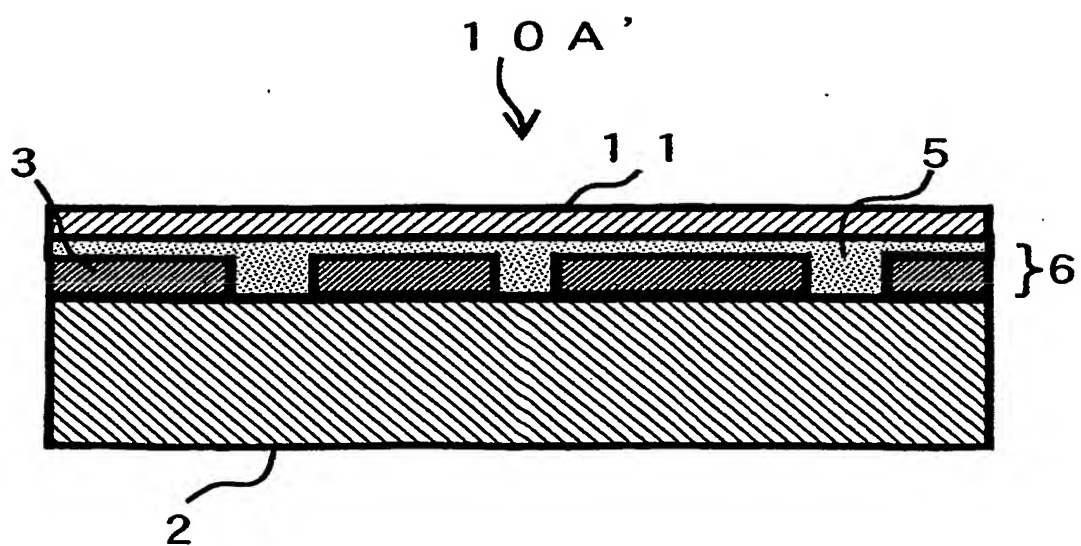


FIG. 6

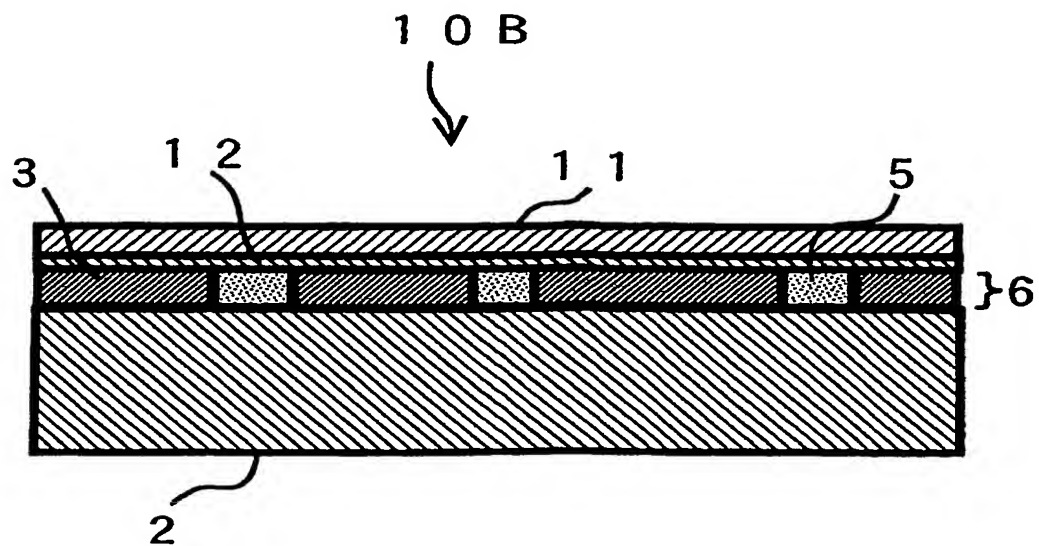


(a)

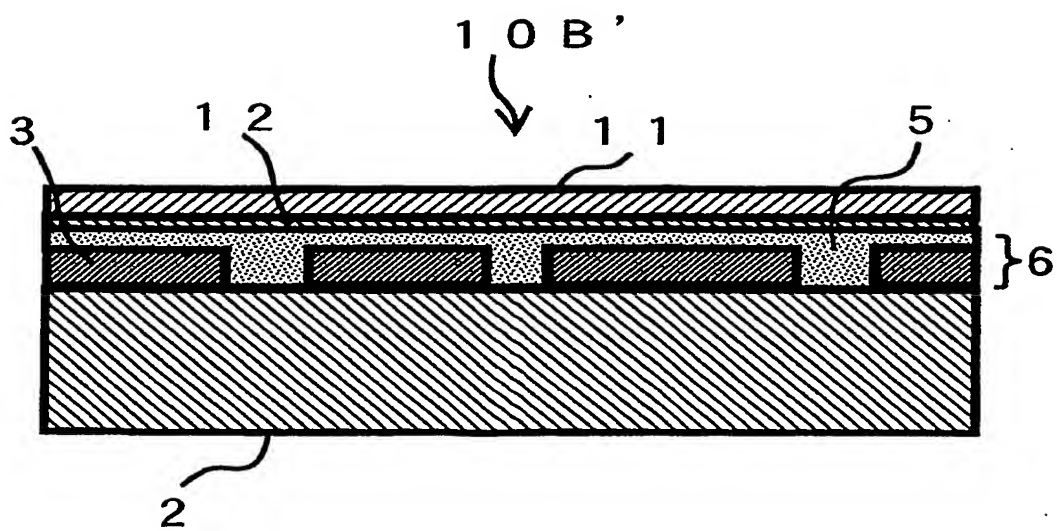


(b)

FIG. 7

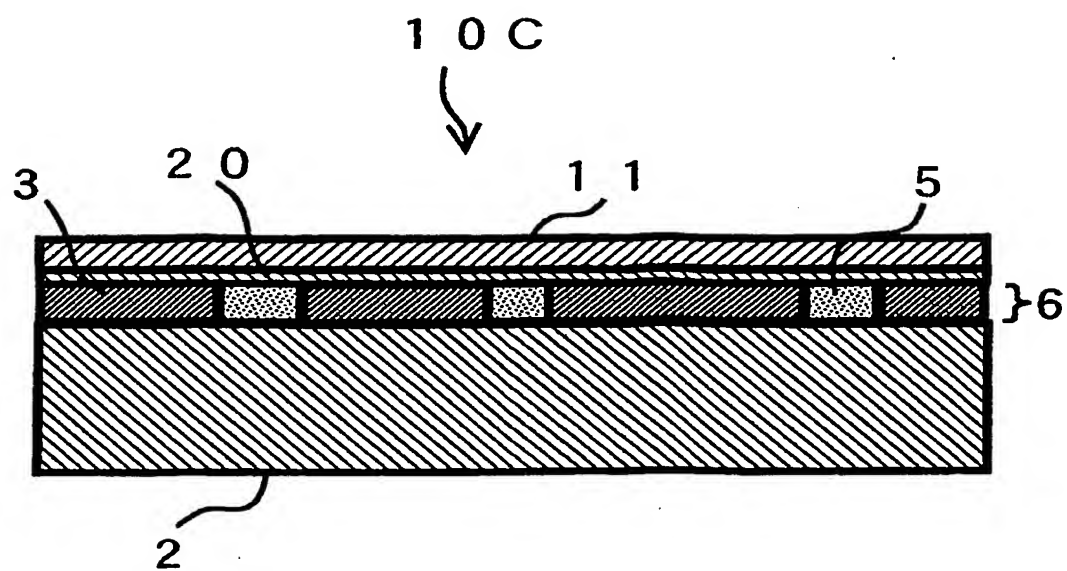


(a)

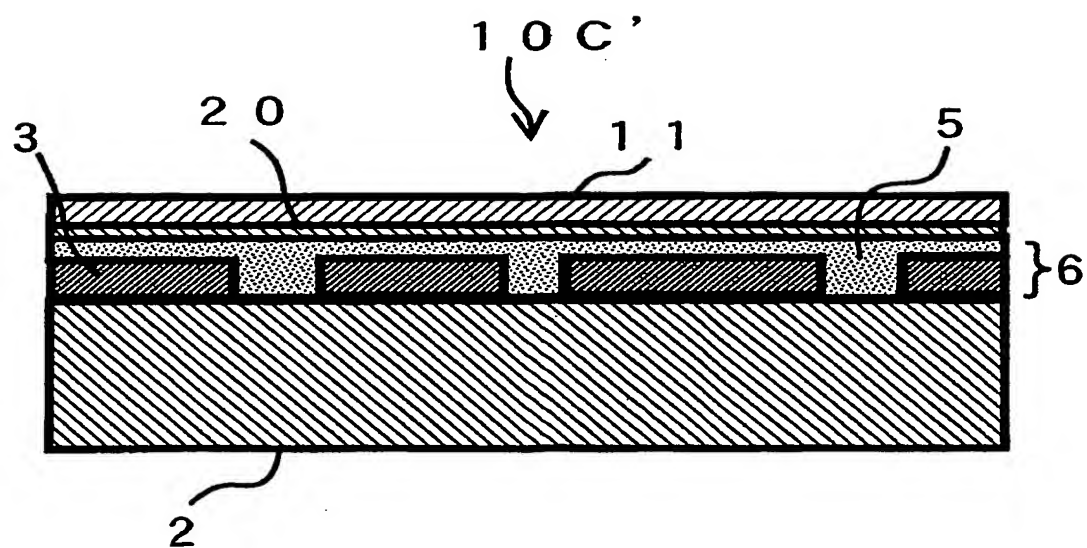


(b)

FIG. 8

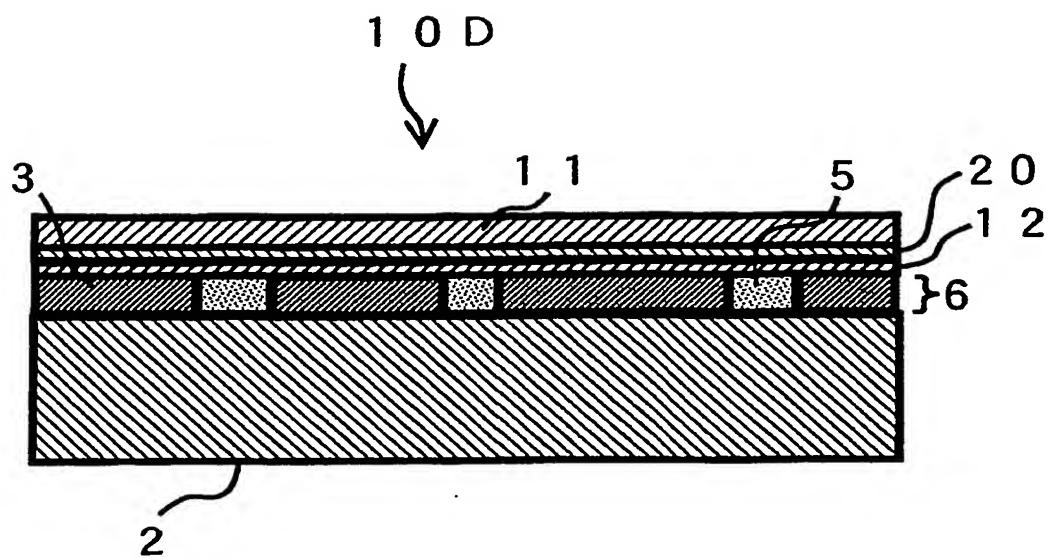


(a)

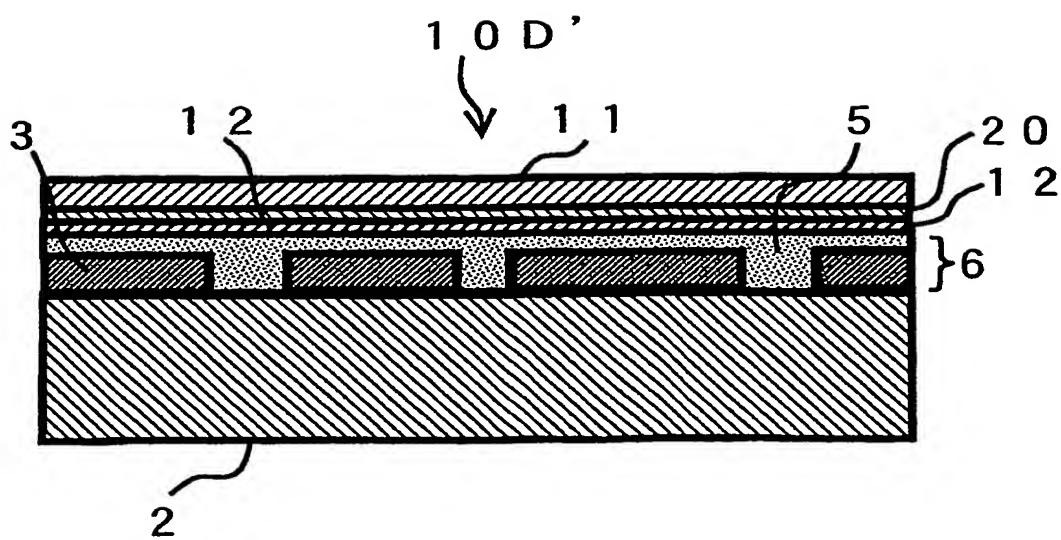


(b)

FIG. 9

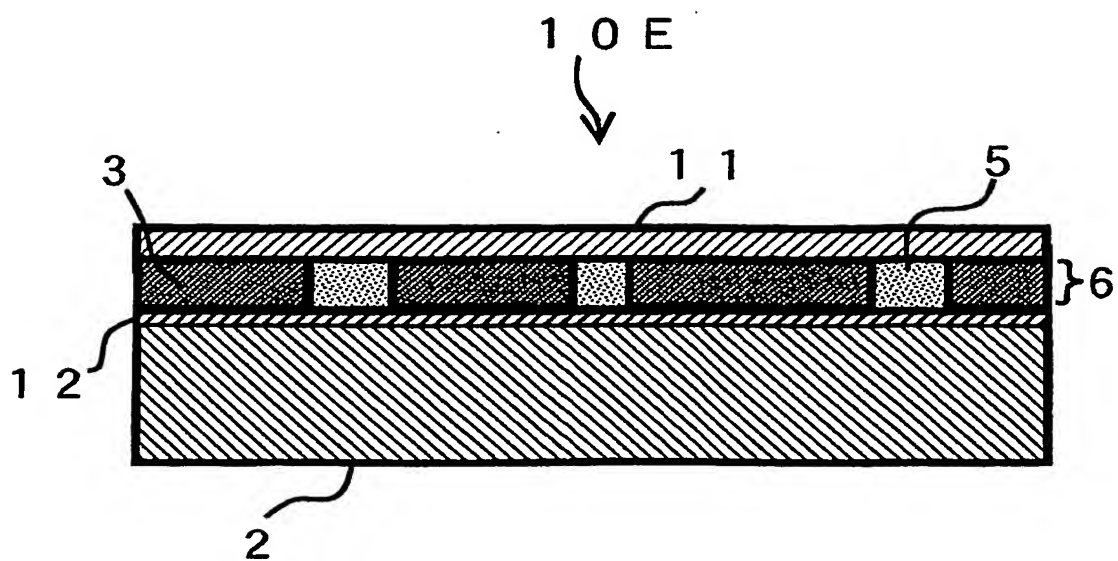


(a)

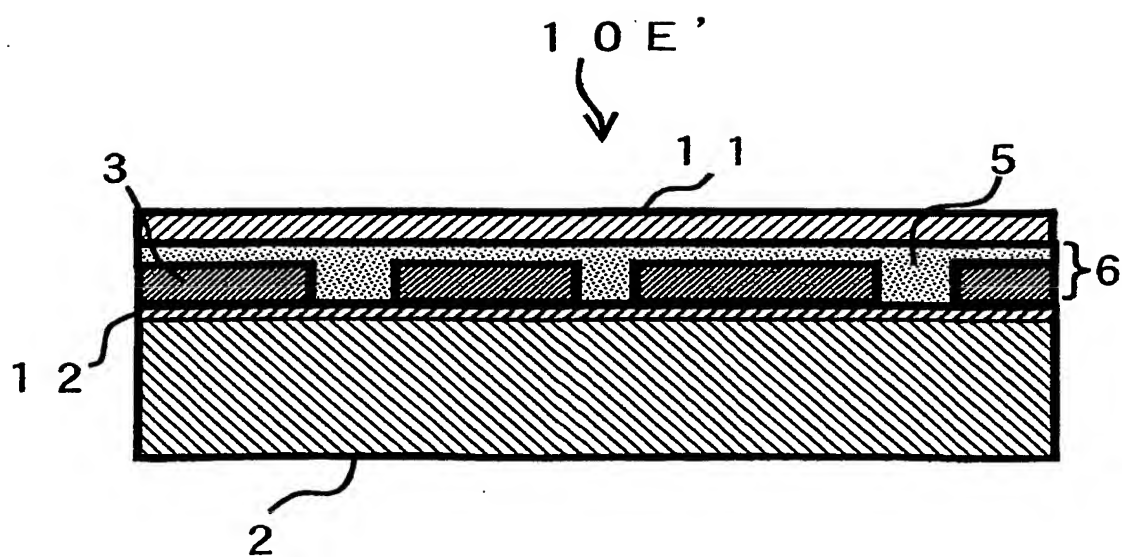


(b)

FIG. 10

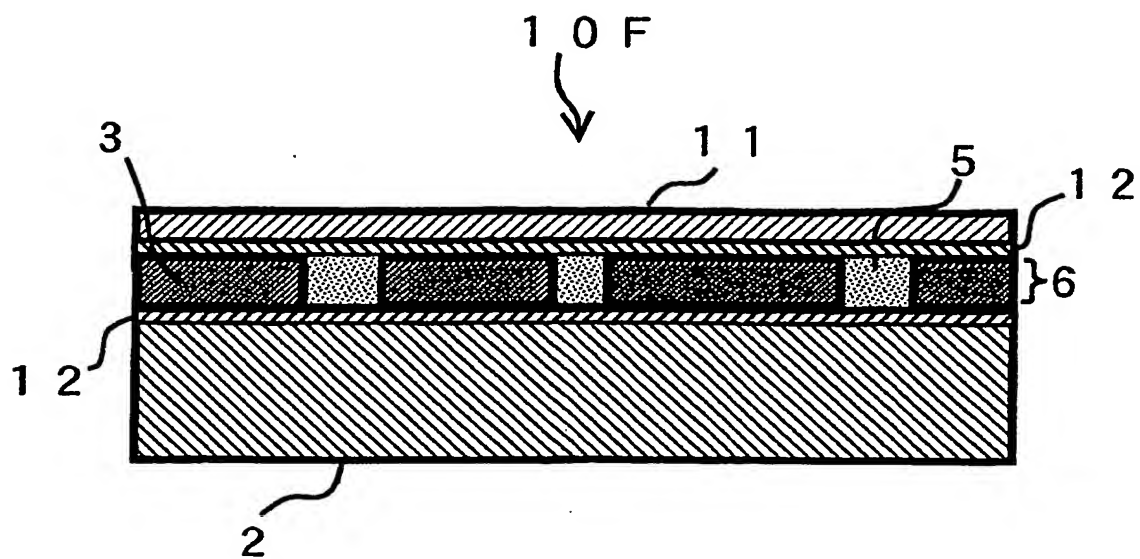


(a)

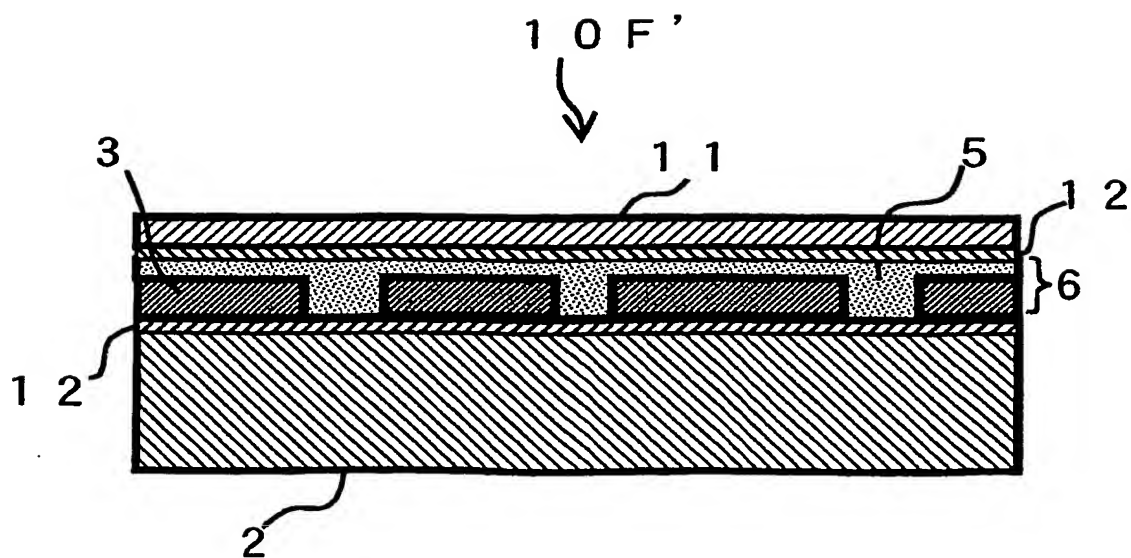


(b)

FIG. 11

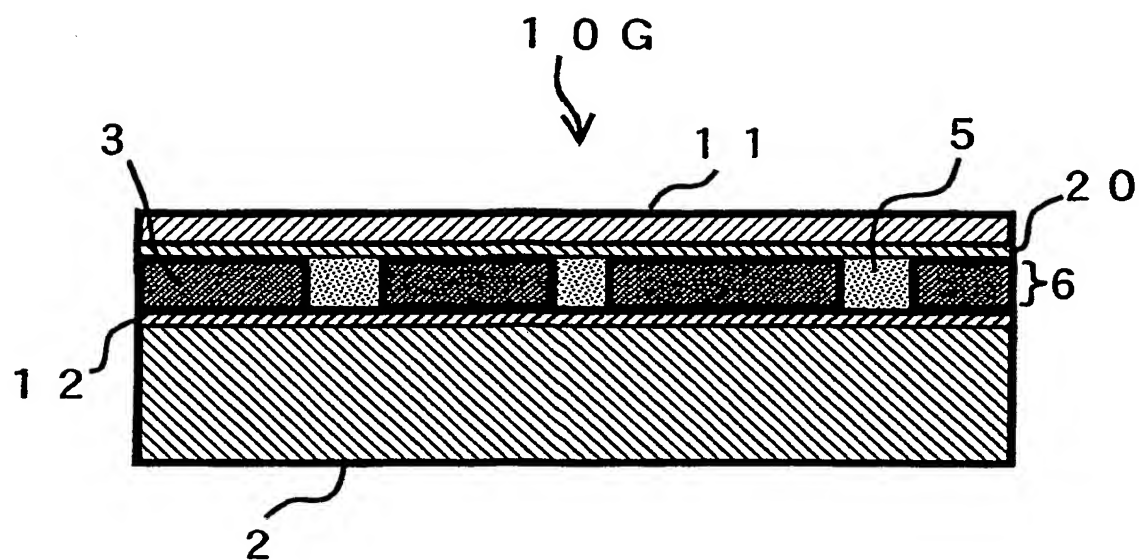


(a)

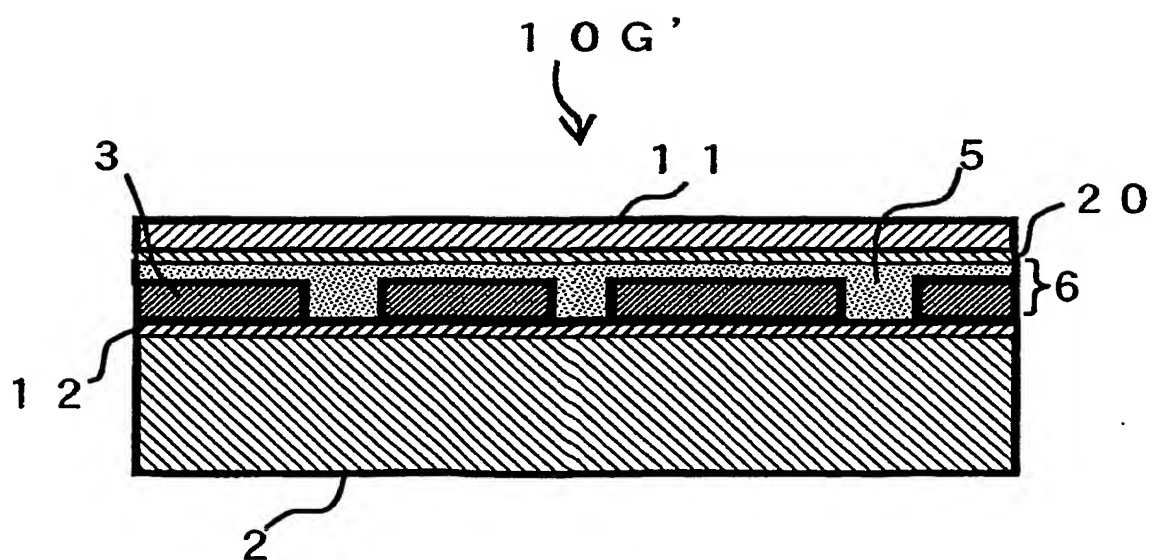


(b)

FIG. 12

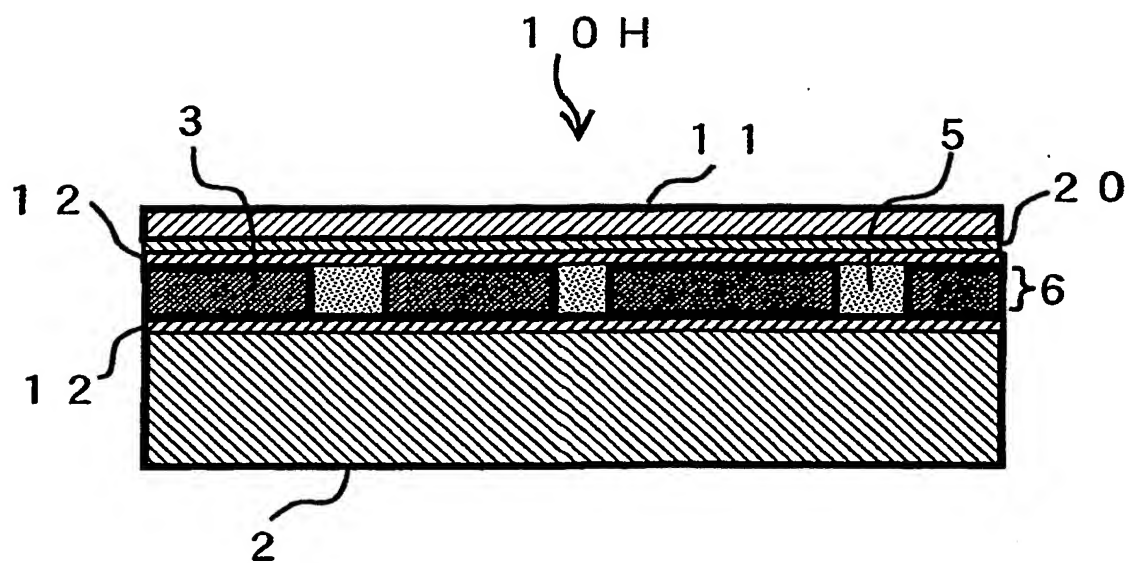


(a)

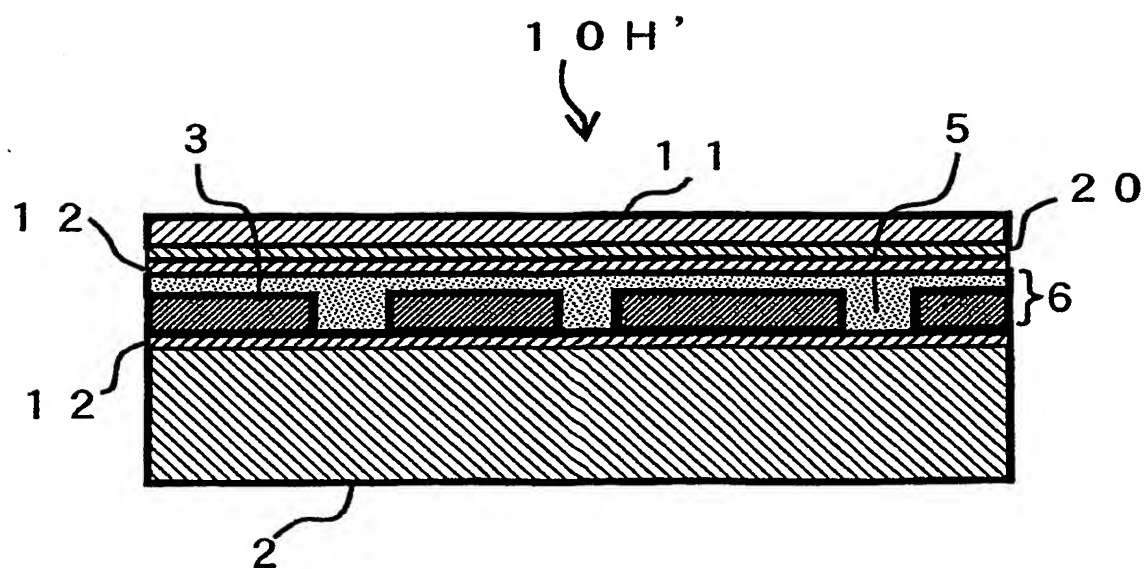


(b)

FIG. 13

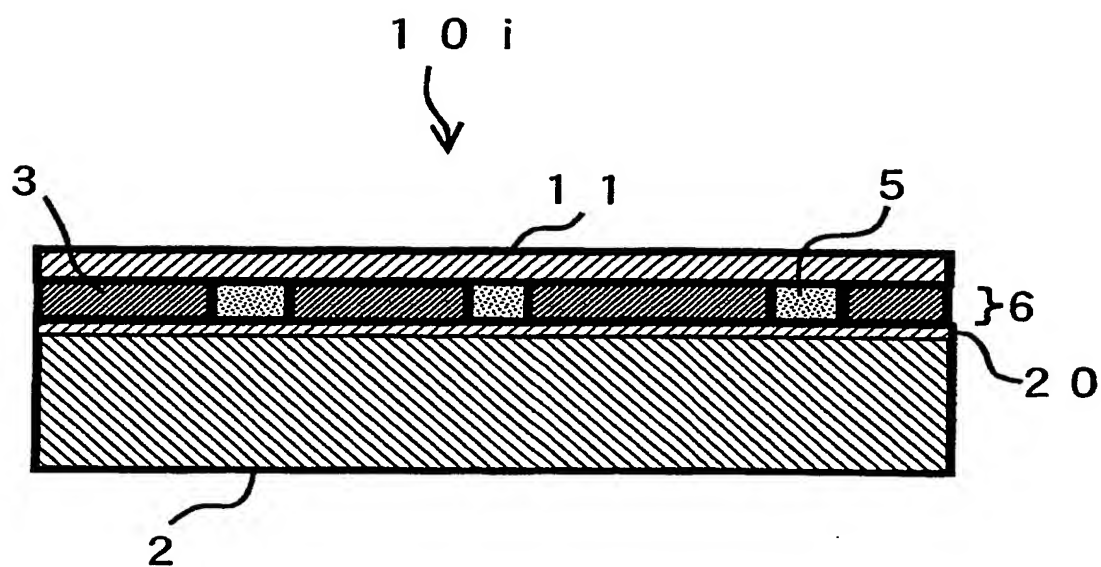


(a)

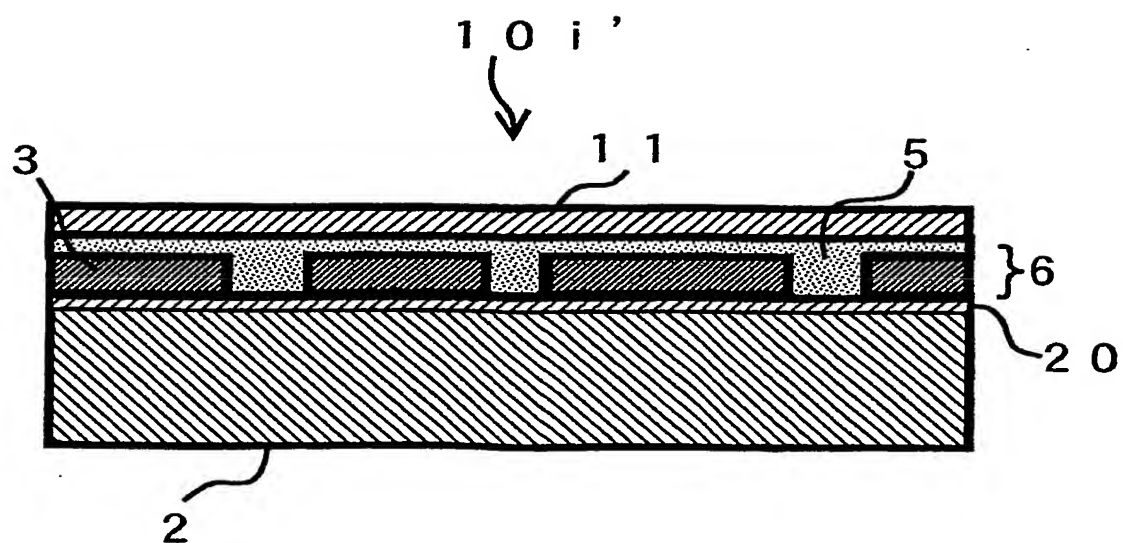


(b)

FIG. 14

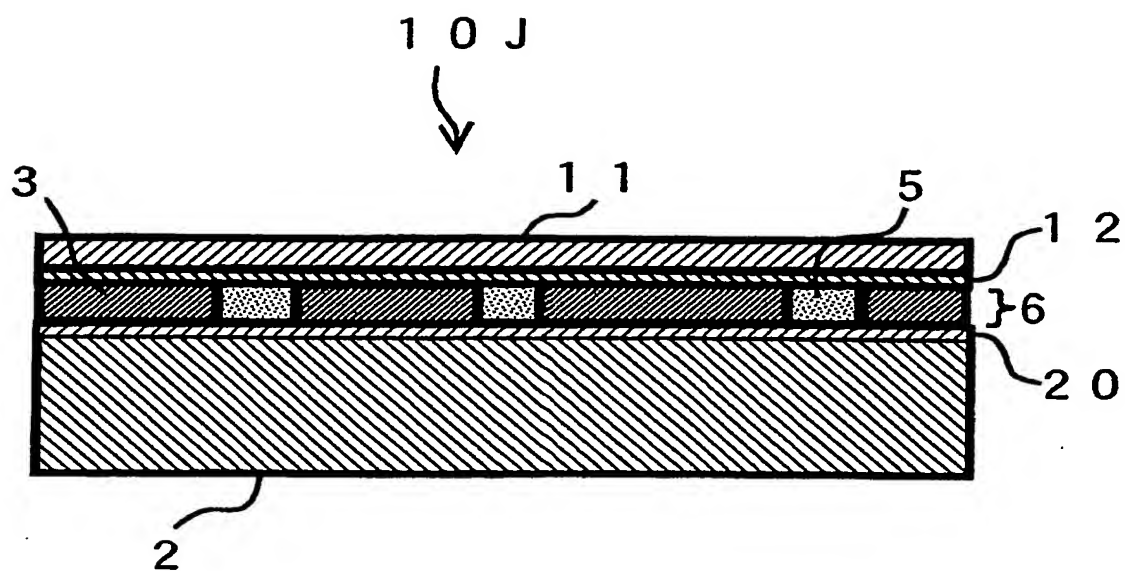


(a)

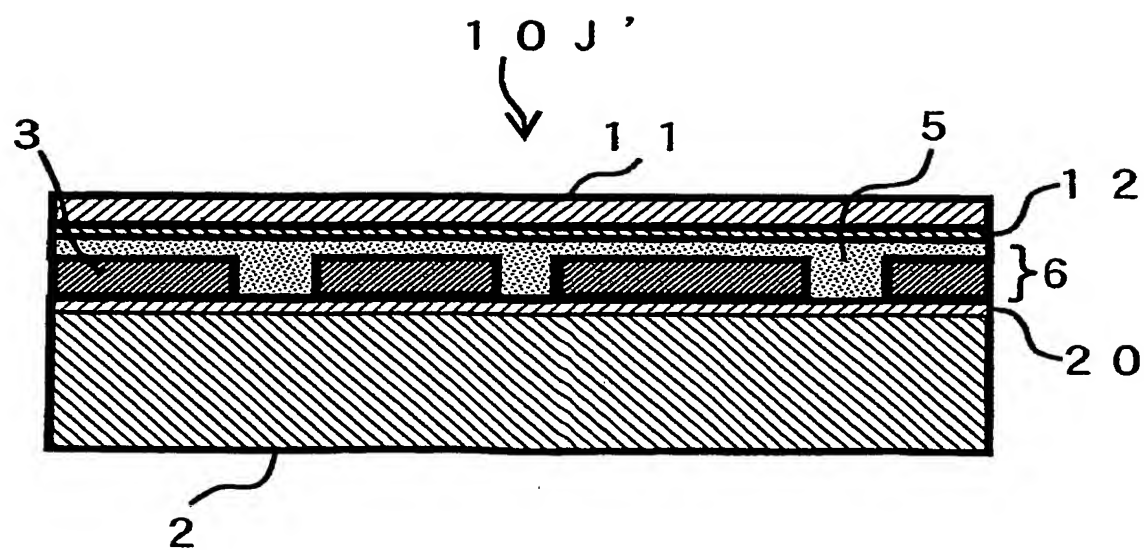


(b)

FIG. 15

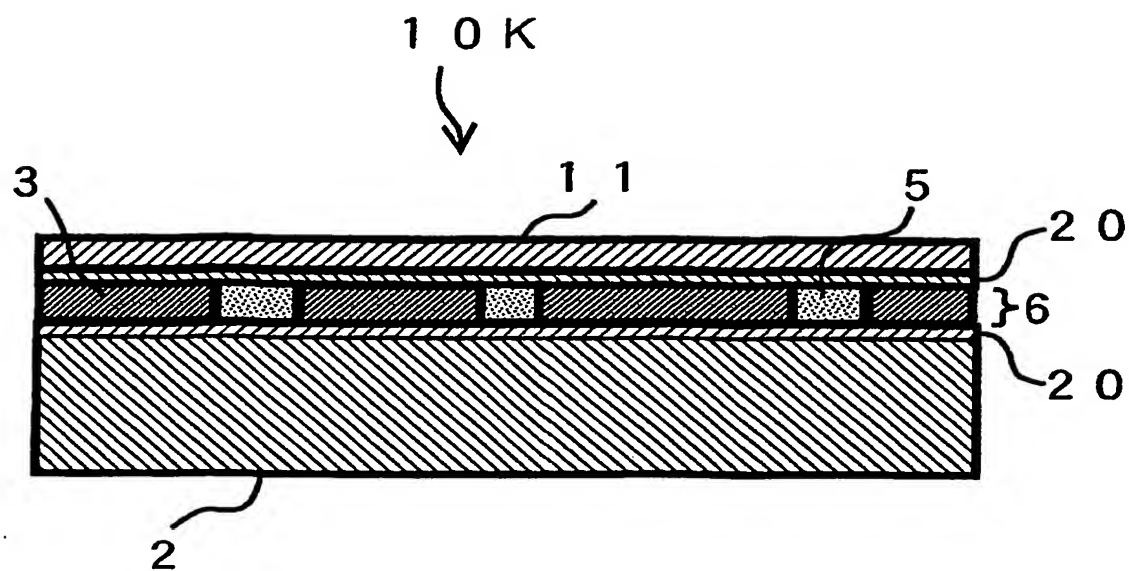


(a)

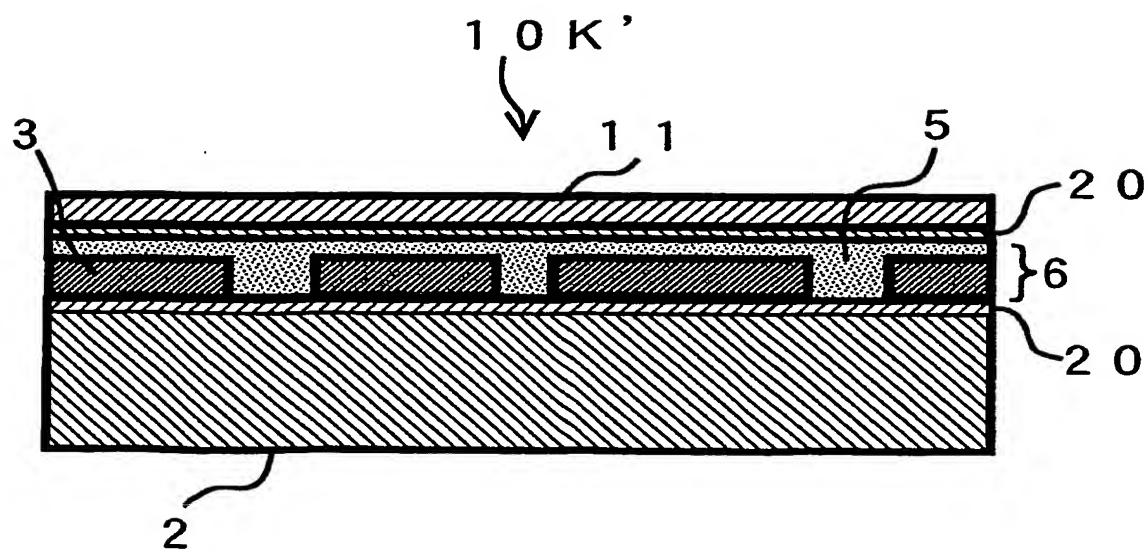


(b)

FIG. 16

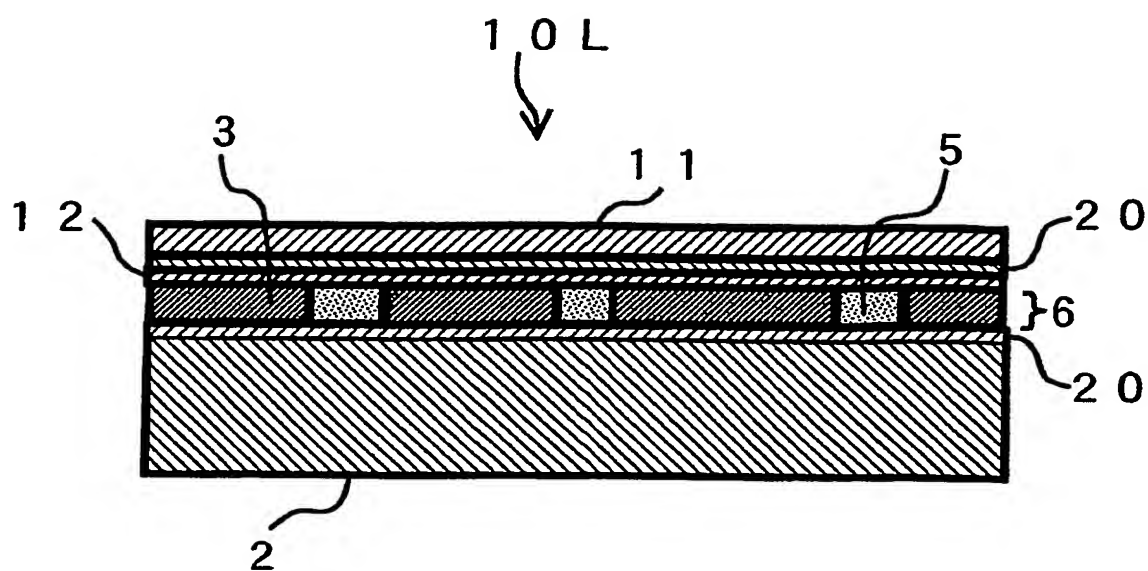


(a)

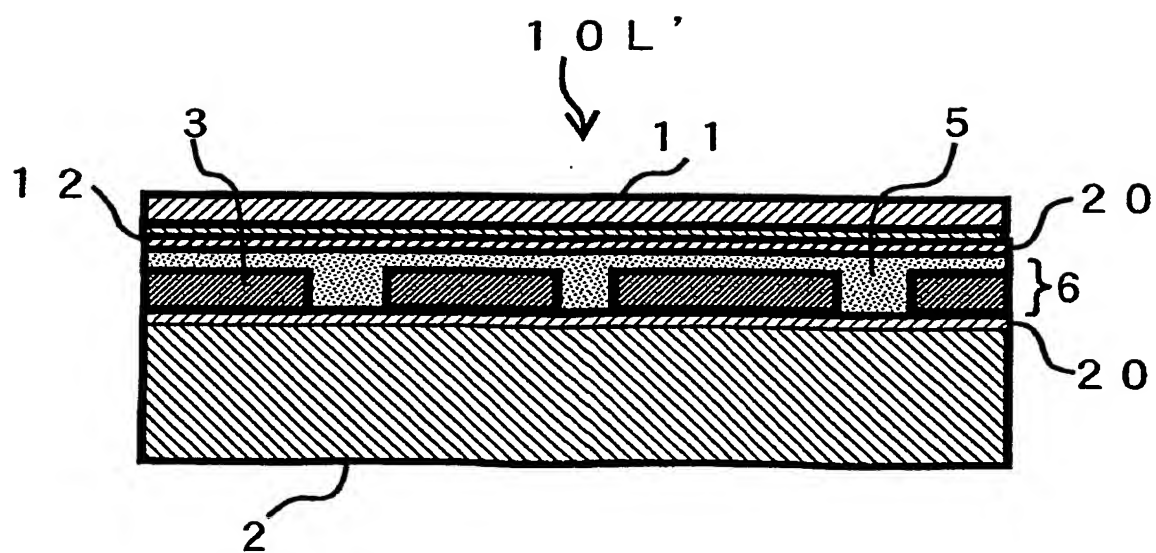


(b)

FIG. 17

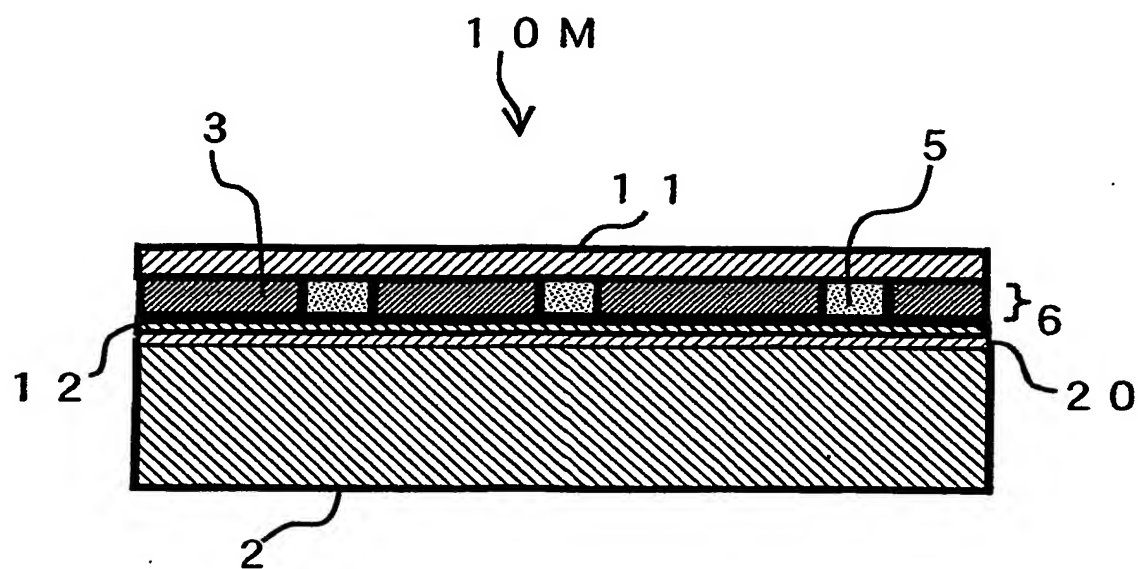


(a)

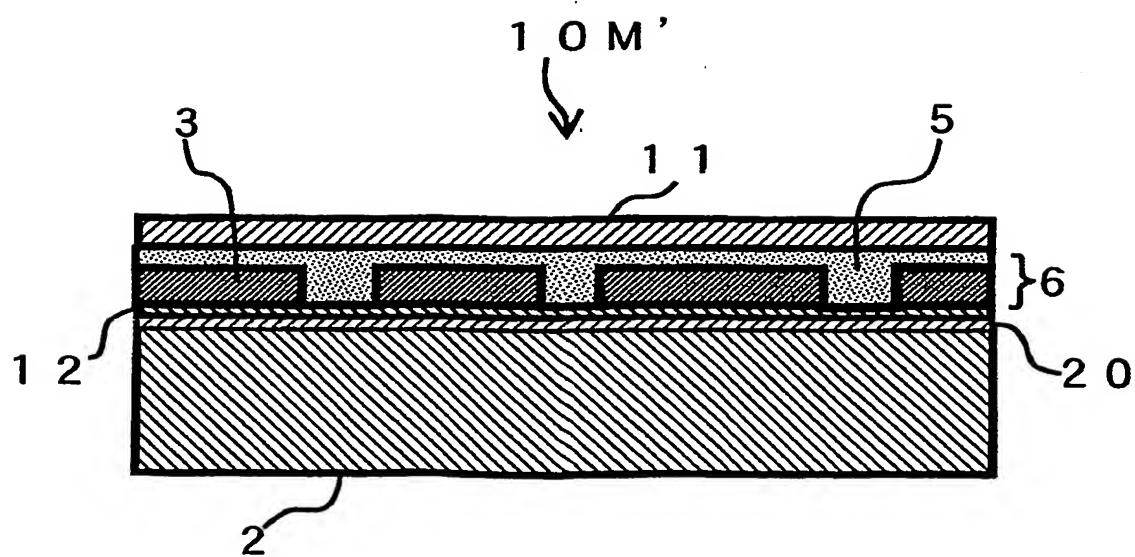


(b)

FIG. 18

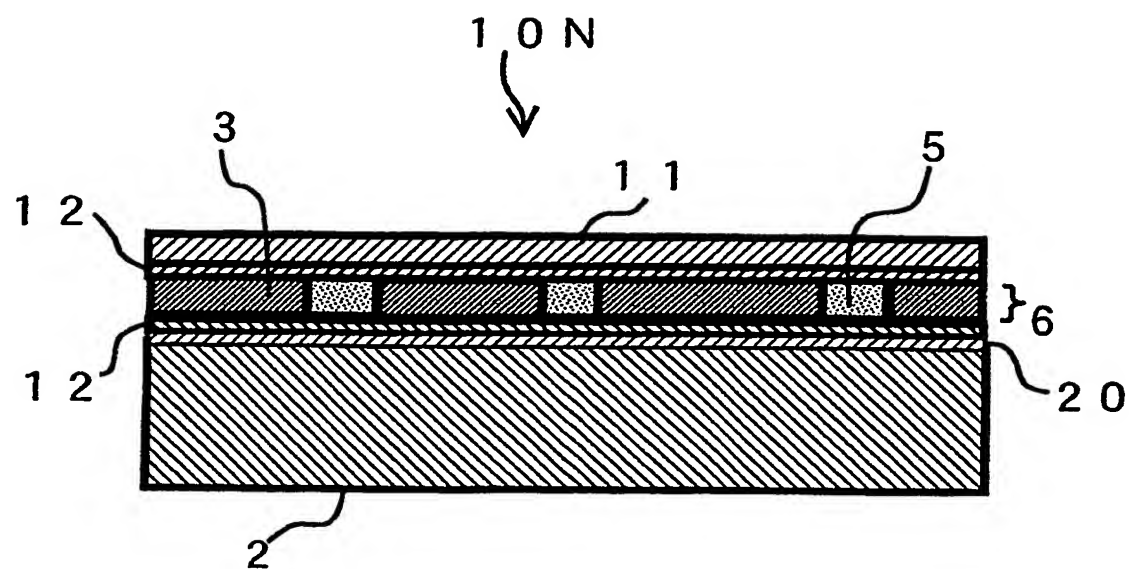


(a)

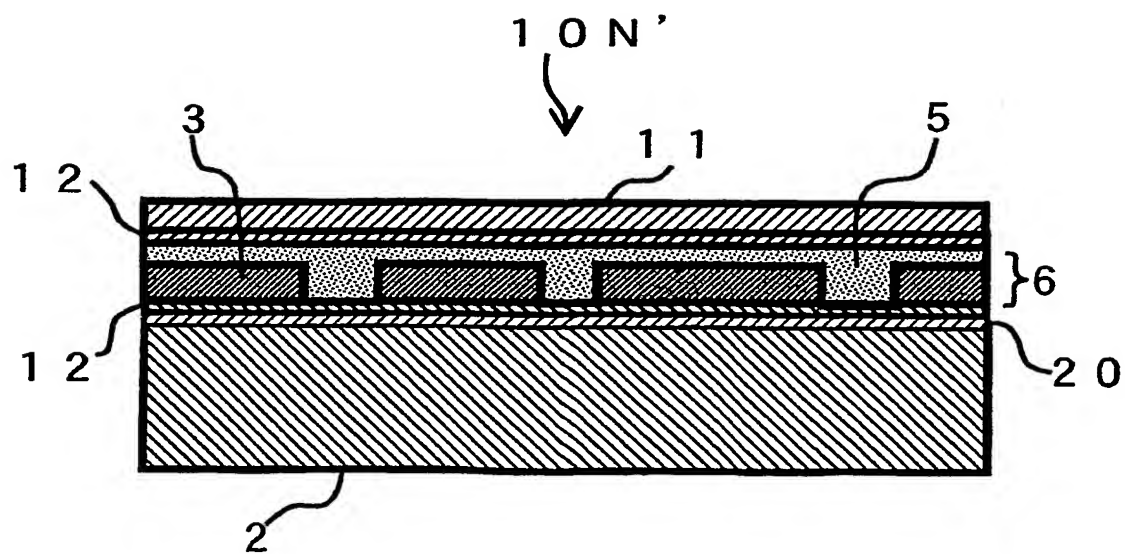


(b)

FIG. 19

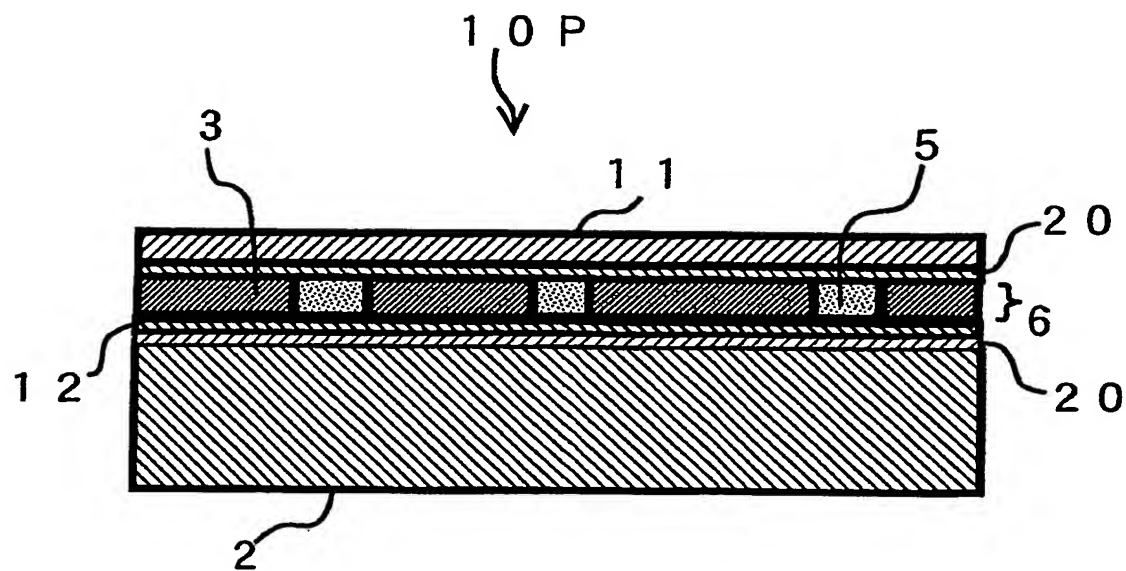


(a)

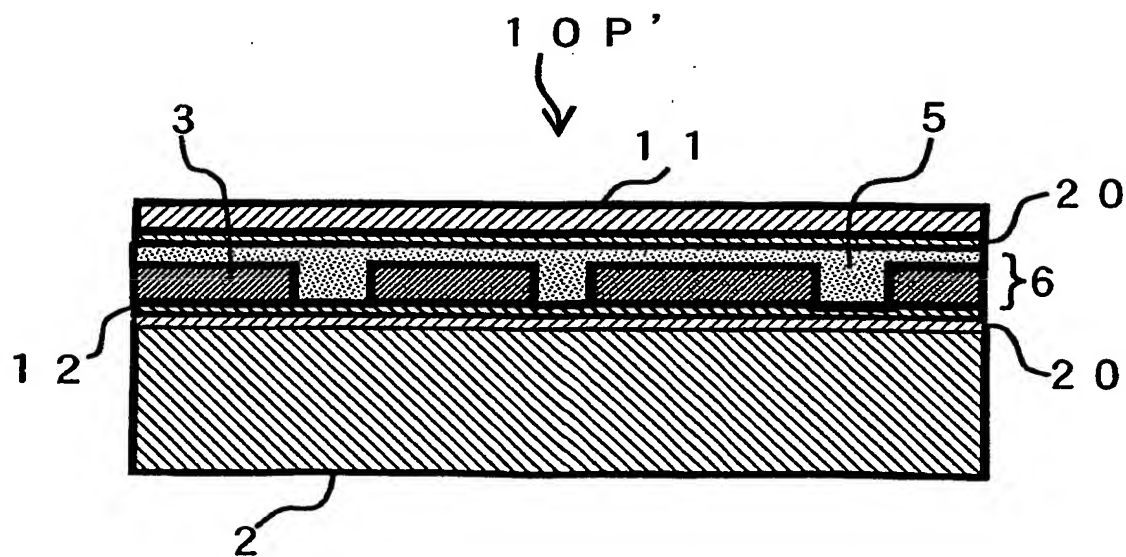


(b)

FIG. 20

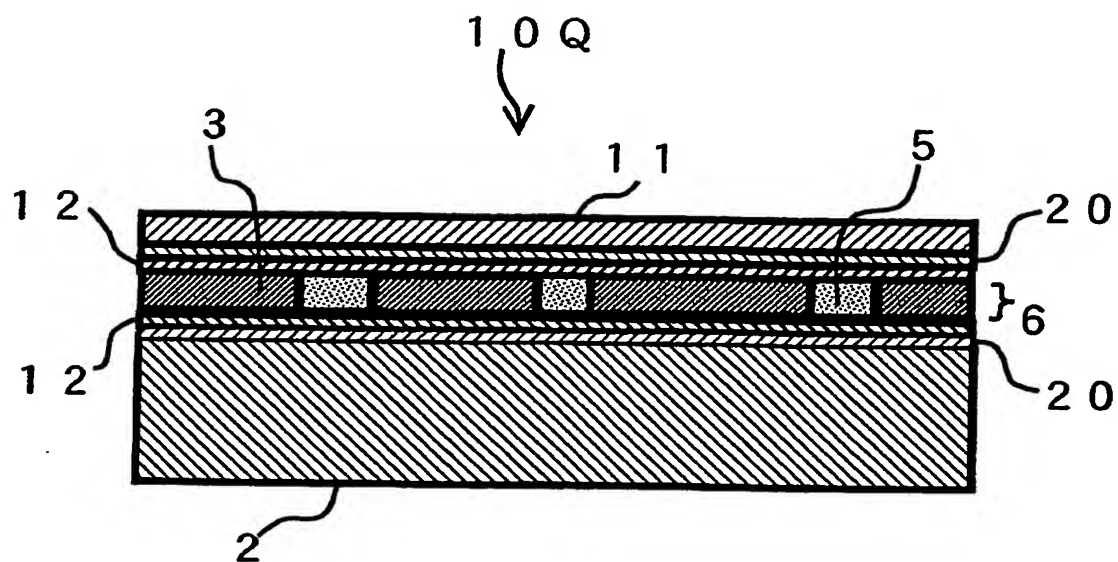


(a)

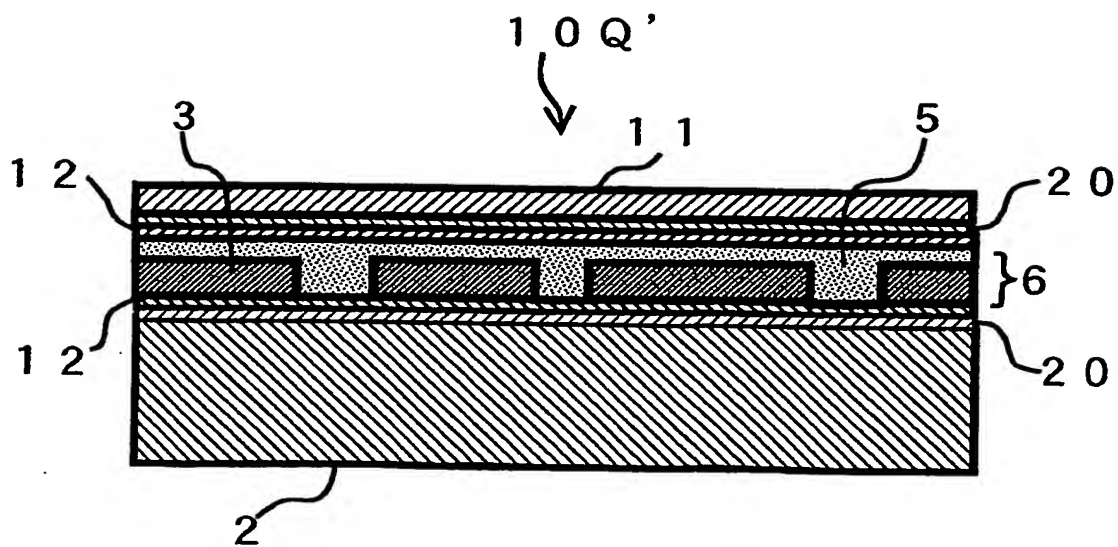


(b)

FIG. 21



(a)



(b)

FIG. 22

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13818

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01G4/12, 4/33, C23C14/08, B32B15/04, H05K3/46

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01G4/12, 4/33, C23C14/08, B32B15/04, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003

Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-27729 A (Matsushita Electric Industrial Co., Ltd.), 27 January, 1998 (27.01.98), Claims; Par. Nos. [0025] to [0026] (Family: none)	1-31
A	JP 2000-178793 A (Sumitomo Metal Mining Co., Ltd.), 27 June, 2000 (27.06.00), Claims (Family: none)	1-31
A	JP 2001-185649 A (Shinko Electric Industries Co., Ltd.), 06 July, 2001 (06.07.01), Claims; Par. Nos. [0014] to [0016]; Fig. 1 & US 2001/6119 A1	1-31

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search
02 February, 2004 (02.02.04)Date of mailing of the international search report
17 February, 2004 (17.02.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/13818

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 03-16110 A (Mistui Sekiyu Kagaku Kabushiki Kaisha), 24 January, 1991 (24.01.91), Claims; page 3, lower left column, line 9 to page 4, upper left column, line 10; Figs. 1 to 3 (Family: none)	1-31
A	JP 11-97289 A (Fujitsu Ltd.), 09 April, 1999 (09.04.99), Par. Nos. [0026] to [0027] (Family: none)	1-31
P,A	JP 2002-367856 A (Matsushita Electric Industrial Co., Ltd.), 20 December, 2002 (20.12.02), Claims (Family: none)	1-31

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1⁷ H01G 4/12, 4/33, C23C 14/08, B32B 15/04,
H05K 3/46

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1⁷ H01G 4/12, 4/33, C23C 14/08, B32B 15/04,
H05K 3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 10-27729 A (松下電器産業株式会社) 1998. 01. 27, 特許請求の範囲, [0025]-[0026] (ファミリーなし)	1-31
A	J P 2000-178793 A (住友金属鉱山株式会社) 2000. 06. 27, 特許請求の範囲 (ファミリーなし)	1-31
A	J P 2001-185649 A (新光電気工業株式会社) 2001. 07. 06, 特許請求の範囲, [0014]-[0016], 第1図 & US 2001/6119 A1	1-31

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技术水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

02. 02. 2004

国際調査報告の発送日

17. 2. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

桑原 清

5 R

9375

電話番号 03-3581-1101 内線 3565

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 03-16110 A (三井石油化学工業株式会社) 1991. 01. 24, 特許請求の範囲, 第3頁左下欄第9行-第4頁左上欄第10行, 第1-3図 (ファミリーなし)	1-31
A	J P 11-97289 A (富士通株式会社) 1999. 04. 09, [0026]-[0027] (ファミリーなし)	1-31
PA	J P 2002-367856 A (松下電器産業株式会社) 2002. 12. 20, 特許請求の範囲 (ファミリーなし)	1-31

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.